



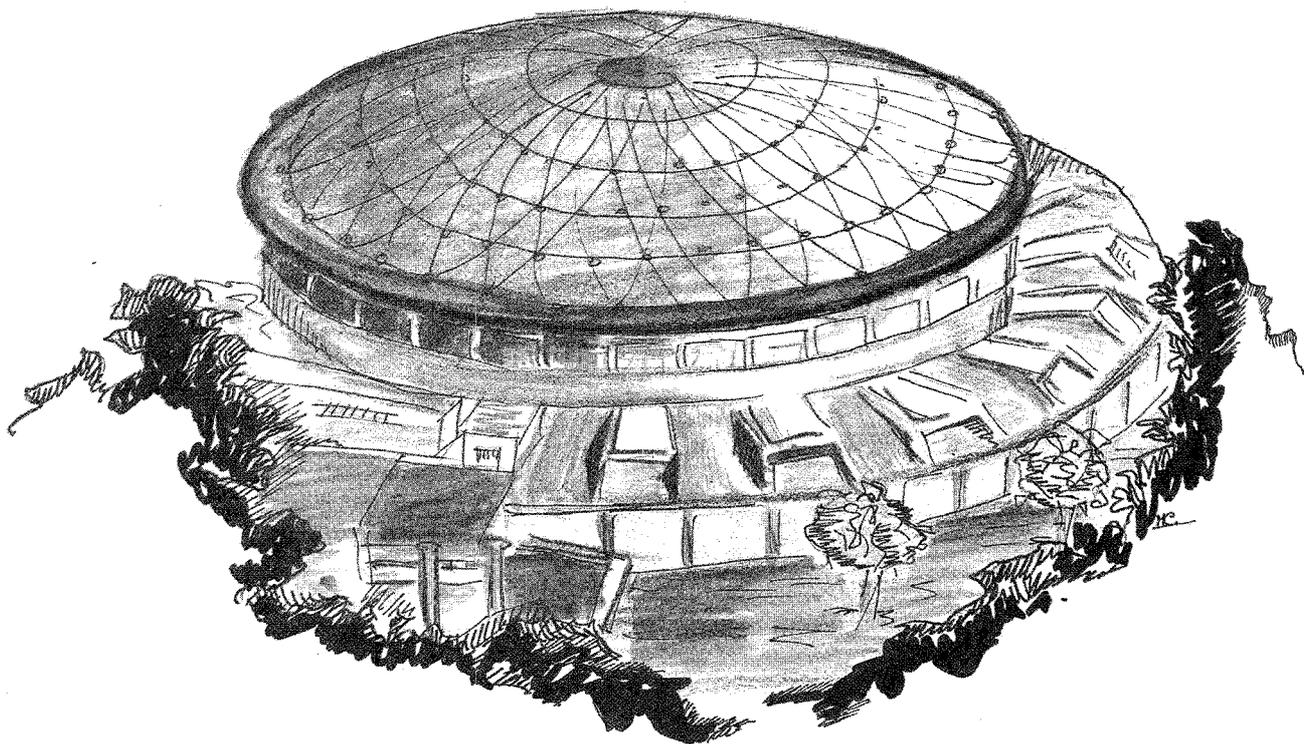
# Laboratori Nazionali di Frascati

LNF-89/028(NT)

22 Maggio 1989

M. Albicocco, N. Bianchi, L. Falco, A. Viticchiè

**CIRCUITO ALLUNGATORE DI SEGNALI ECL**



Servizio Documentazione  
dei Laboratori Nazionali di Frascati  
P.O. Box, 13 - 00044 Frascati (Italy)

## **CIRCUITO ALLUNGATORE DI SEGNALI ECL**

M. Albicocco, N. Bianchi, L. Falco, A. Viticchiè  
INFN - Laboratori Nazionali di Frascati, P.O. Box 13, 00044 FRASCATI (Italy)

### **ABSTRACT**

A CAMAC module for stretching ECL signals is presented. Each module features 16 channels in a double width CAMAC and is able to change the output width from 3 nsec to 200 nsec. either in a common mode or in a single channel mode. The risetime of the outputs is 1.2 nsec and the maximum allowed input rate is 5 MHz.

### **1. - INTRODUZIONE**

Il sistema di tagging dell'esperimento Jet-Target è costituito da 80 contatori a scintillazione posti a due a due in coincidenza tra loro, che lavoreranno tipicamente ad un rate  $\sim 10^6$  eventi al secondo per contatore.

Il numero di canali da trattare (relativamente elevato rispetto ad un tradizionale esperimento di fisica nucleare), l'alto rate aspettato su ogni canale e la buona risoluzione temporale richiesta al sistema hanno determinato l'impiego esteso di moduli CAMAC a logica veloce basati su circuiti integrati ECL.

L'elettronica di acquisizione del sistema di tagging si basa essenzialmente sui moduli CAMAC LeCroy della serie 4000 e in tale ambito l'impiego di PLU 4516 con uscita della coincidenza in overlap ha richiesto la realizzazione di un circuito allungato di segnali ECL non reperibile sul mercato.

La richiesta è stata quindi quella di disporre di circa 200 circuiti disposti in maniera compatta su scheda CAMAC, con tempi di risposta non superiori al nanosecondo e sopportanti rate di qualche MHz.

In questo articolo si descrivono pertanto il progetto di un singolo circuito, la disposizione dei vari circuiti sul modulo e le caratteristiche generali d'impiego.

## 2. - PROGETTO DEL CIRCUITO

Il circuito è schematizzato in Fig. 1.

Il primo integrato (MC 1692) è una porta d'adattamento per i segnali d'ingresso al Flip-Flop di tipo D (MC 1670) il cui clock è pilotato dallo stesso ingresso opportunamente ritardato (MC 1692).

All'uscita Q del Flip-Flop si ha un segnale (Fig. 2) che ha un fronte di salita rapido ( $\leq 1$  ns), una durata pari al ritardo fra l'uscita Q e l'ingresso al RESET del Flip-Flop stesso e un fronte di discesa variabile nel range desiderato (2+150 ns).

Il fronte rapido di salita del segnale si ottiene dalla scarica istantanea della capacità C quando, sul fronte positivo del clock Q, passa con la sua bassa impedenza dal livello  $-1.7$  V a  $-0.9$  V.

Il fronte di discesa variabile si ottiene invece quando sul fronte positivo del RESET, Q tende di nuovo al livello  $-1.7$  V, seguendo la carica di C con costante di tempo

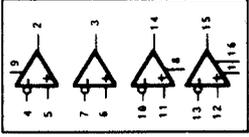
$$\tau = C \left( 10 + \frac{50 \cdot R_x}{50 + R_x} + R_T \right)$$

dove  $R_x$  = valore impostato sul potenziometro da  $500 \Omega$ , e  $R_T$  = resistenza del transistor.

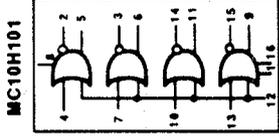
La capacità variabile (2+10 pF) verso massa serve a compensare ed equalizzare la durata dei segnali dei circuiti posti nello stesso modulo.

Il segnale viene quindi discriminato e formato da due integrati accoppiati (MC 1692) ed in fine riadattato in uscita per la linea differenziale (MC 10H101 - OR.NOR Gate).

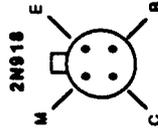
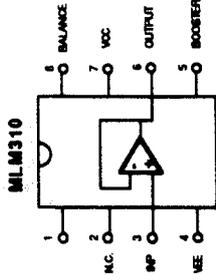
1 = VCC1 = MASSA  
 16 = VCC2 = MASSA  
 9 = Vbb = -1.3V  
 8 = VEE = -5.2V



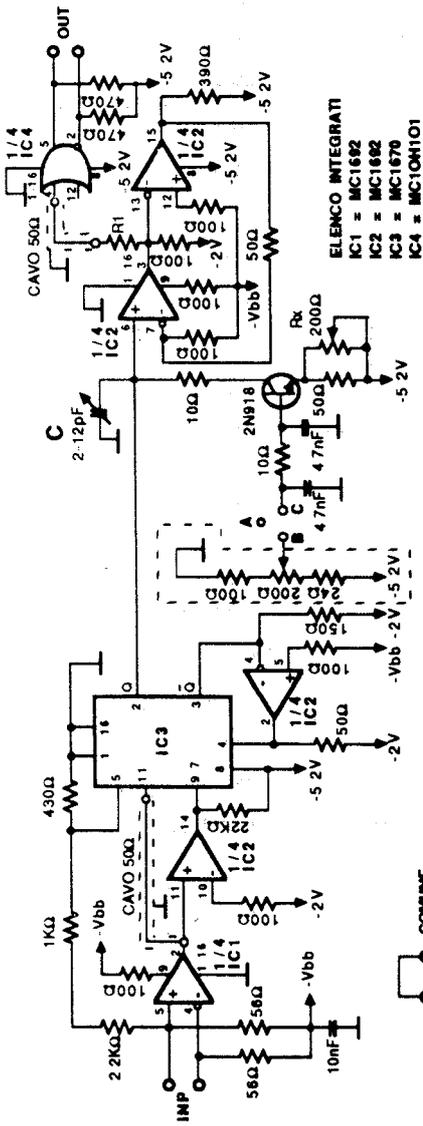
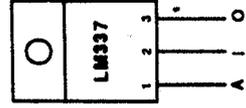
1 = VCC1 = MASSA  
 16 = VCC2 = MASSA  
 12 = Vbb = -1.3V  
 8 = VEE = -5.2V



VCC = +12V  
 VEE = -12V



O = OUT (3)  
 I = IMP. (2)  
 A = ADJ. (1)



ELENCO INTEGRATI  
 IC1 = MC1692  
 IC2 = MC1692  
 IC3 = MC1670  
 IC4 = MC10H101

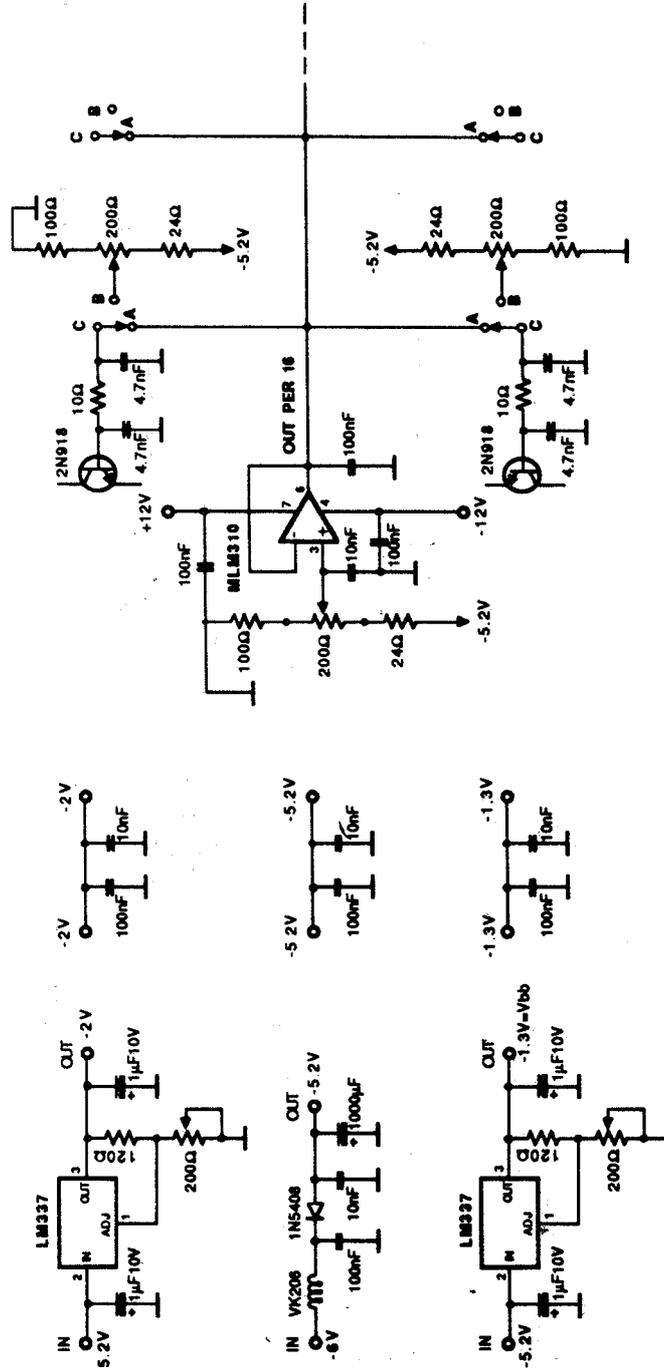


FIG. 1 - Allungatore di segnali ECL - Schema elettrico.

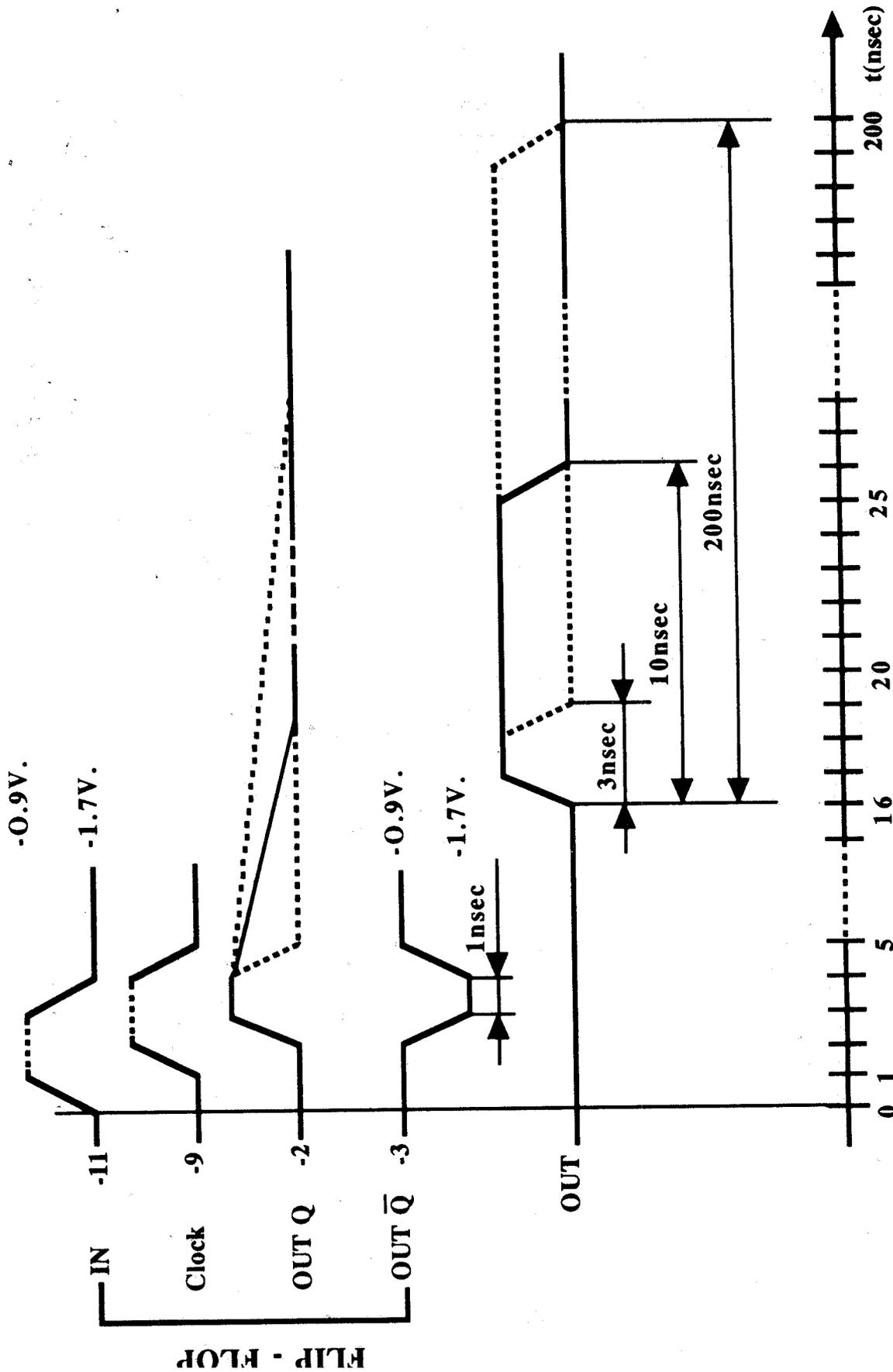


FIG. 2 - Diagramma dei tempi.

### 3. - DISPOSIZIONE DEI CIRCUITI SUL MODULO CAMAC

Per ottenere la massima compattezza, è stato progettato e realizzato un circuito stampato che ha consentito l'alloggiamento di 16 circuiti allungatori in ogni modulo CAMAC.

La disposizione circuitale (Fig. 3) mostra i quattro integrati (MC 1692) per l'adattamento d'ingresso, posti dietro il connettore a 32 pin.

Le uscite di tali porte sono collegate tramite 16 cavetti schermati ( $Z_0 = 50 \Omega$ ) agli ingressi dei 16 allungatori che risultano tutti uguali, disposti su 4 file e 4 colonne.

Le uscite dei singoli allungatori sono collegate, sempre con cavetto schermato, all'ingresso delle 16 porte realizzate con quattro MC 10H101 (pin out duplications) che servono d'adattamento in uscita per il collegamento a twisted pair. Per adattare l'impedenza nel collegamento con il cavetto schermato, tra l'uscita dei singoli circuiti allungatori e l'ingresso delle porte d'uscita, si è determinata per ogni canale la resistenza  $R_1$  da porre in serie ad ogni cavetto schermato.

### 4. - CARATTERISTICHE GENERALI

Ciascun modulo occupa lo spazio di due stazioni CAMAC ed il frontale (Fig. 4) presenta un connettore di input (16 canali differenziali), un connettore di output (16 canali differenziali) e un potenziometro per la regolazione comune della durata dei segnali di output.

E' possibile anche la selezione indipendente della durata sui singoli canali agendo sui 16 potenziometri interni, previo cortocircuito della segnalazione comune tramite i ponticelli indicati in Fig. 1.

Tutti gli ingressi differenziali sono terminati con un'impedenza complessiva di  $112 \Omega$  realizzata da due gruppi di resistenze single in line che possono essere rimosse nel caso di utilizzo in daisy chain dei moduli.

E' inoltre necessario adattare sempre tutte le 16 uscite degli allungatori su  $112 \Omega$ .

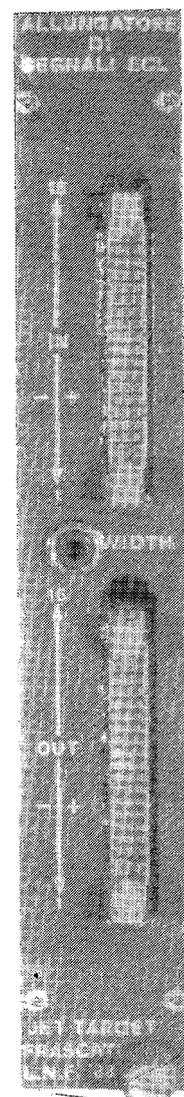


FIG. 4

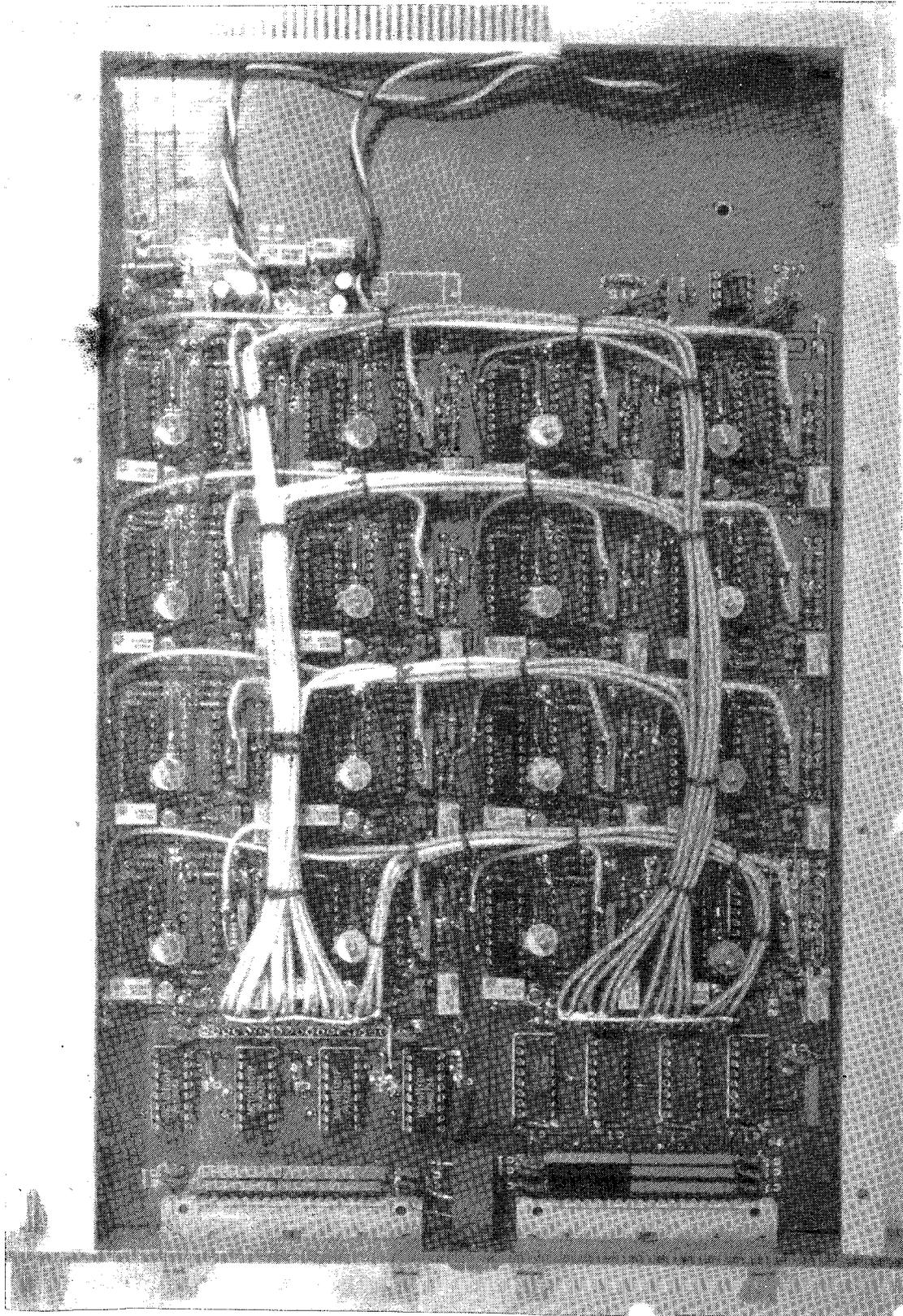


FIG. 3

**Caratteristiche di input**

- 16 canali ECL, identici, adattati a  $112 \Omega$
- durata minima:  $\geq 2$  nsec
- max. rate: 5MHz (con output di durata 20 ns)

**Caratteristiche di output**

- 16 canali ECL
- durata regolabile, in modo comune o indipendente su ogni canale: 3+150 ns
- tempo di salita: 1.2 ns
- tempo di discesa: 0.9 ns

**Generali:**

- dimensioni: #2 CAMAC
- ritardo input-output: 16 ns
- potenza richiesta: +12 V , 10 mA  
- 6 V, 2.6 A  
- 12 V, 10 mA

Si ringraziano i Sigg. A. Orlandi, W. Pesci per la collaborazione nel montaggio dei circuiti, e il Sig. A. Macioce per lo sviluppo della meccanica del modulo.