

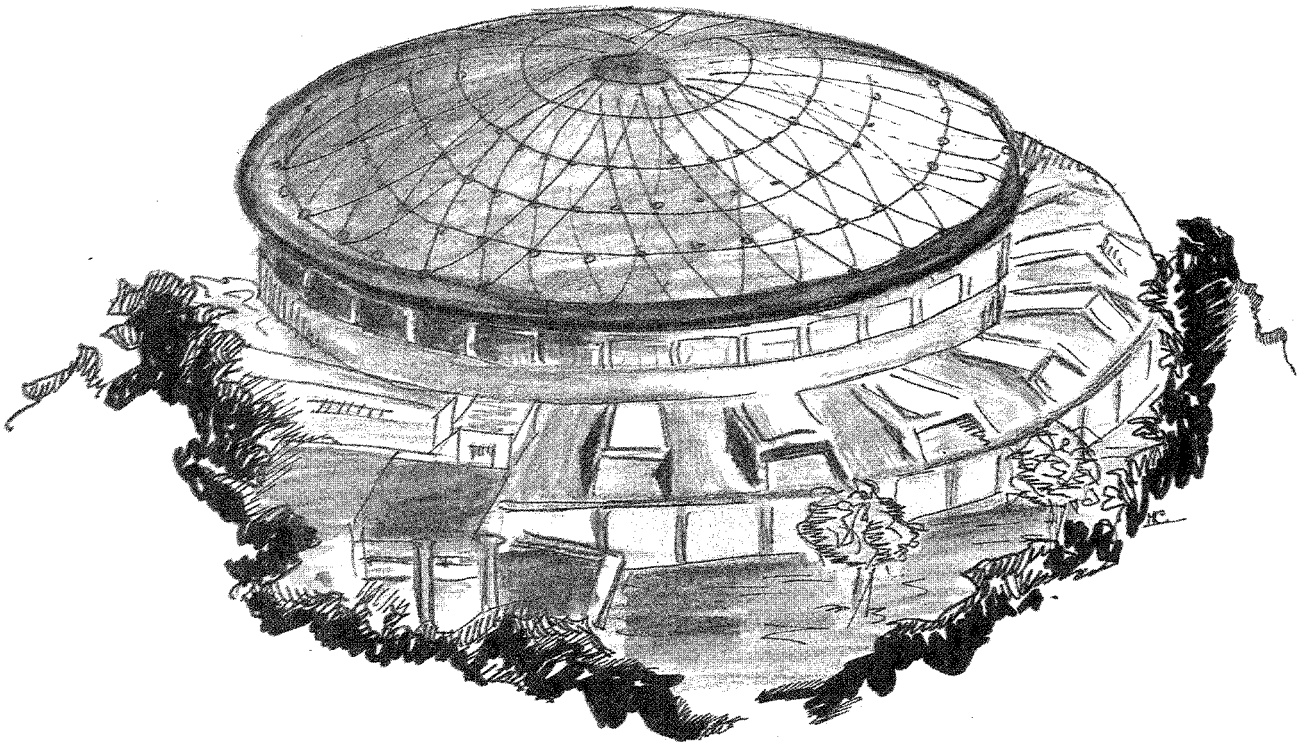


Laboratori Nazionali di Frascati

LNF-89/027(NT)
22 Maggio 1989

M. Albicocco, L. Falco, A. Orlandi, W. Pesci, A. Viticchié:

**CIRCUITO TRASLATORE ECL-NIM: 8 INPUTS ECL, 8x3 OUTPUTS
NIM**



**CIRCUITO TRASLATORE ECL-NIM: 8 INPUTS ECL, 8x3 OUTPUTS
NIM**

M. Albicocco, L. Falco, A. Orlandi, W. Pesci, A. Viticchié
INFN - Laboratori Nazionali di Frascati, P.O. Box 13, Frascati, Italia

Presentiamo un semplice circuito traslatore ECL-NIM, di impiego generale, progettato e realizzato nel laboratorio di elettronica del gruppo JET-TARGET per l'esperimento FOMAMI.

Questo tipo di circuito è reperibile sul mercato ma è inserito, in genere, in moduli che comprendono anche una sezione di traslazione NIM-ECL o che non hanno un fan-out di molteplicità tripla. E' questo dunque uno dei rari casi in cui, mediante un progetto mirato alle esigenze specifiche dell'esperimento utente¹, è possibile una realizzazione "casalinga", in piccola serie, a costi inferiori a quelli dei modelli industriali disponibili sul mercato. E' opportuno osservare che quanto detto rimane vero anche tenuto conto del tempo impiegato per la progettazione (spesso impropriamente trascurato nella valutazione dei costi delle realizzazioni casalinghe); infatti, a scanso di equivoci, ci teniamo a sottolineare che il circuito, già di per sé di semplice progettazione, trae in realtà lo spunto da uno dei modelli industriali, opportunamente adattato alle specifiche dell'utenza.

DESCRIZIONE DEL CIRCUITO

In ogni modulo, realizzato in standard NIM in un cassetto da un'unità, trovano posto 8 traslatori. Il frontale presenta un connettore da 2x8 pins per gli 8 ingressi ECL e 24 connettori LEMO per le 3x8 uscite NIM; infatti, per ciascuno degli 8 canali di ingresso sono state previste 3 uscite. Nella Fig. 1 viene mostrata la fotografia del frontalino del modulo.

¹ L'elettronica rapida di acquisizione dell'esperimento FOMAMI è costituita sia da moduli ECL che da moduli NIM. Si presenta quindi frequentemente l'esigenza di convertire segnali ECL in segnali NIM, in particolare con una molteplicità tripla del segnale NIM per ogni segnale ECL.

Nella Fig. 2 è rappresentato lo schema elettrico di una sezione del circuito. Esso si divide in due parti. La prima, nella quale viene amplificato il segnale ECL, è costituita essenzialmente da un integrato tipo MC10216 (high speed triple differential amplifier); gli ingressi sono opportunamente adattati secondo lo standard ECL; la tensione V_{BB} viene anche utilizzata come tensione stabile di riferimento per lo stesso amplificatore differenziale. La seconda parte comprende i transistor T1, T2, T3 per la traslazione del segnale da ECL a NIM. Le uscite dei transistor vanno ai connettori LEMO con cavetto schermato per attenuare l'effetto di cross-talk tra ingresso e uscita e fra le differenti uscite.

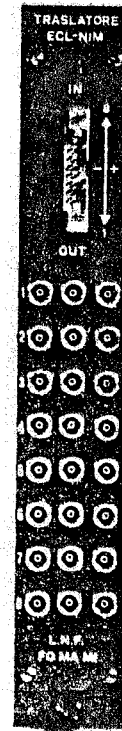


FIG. 1 Il frontalino del modulo.

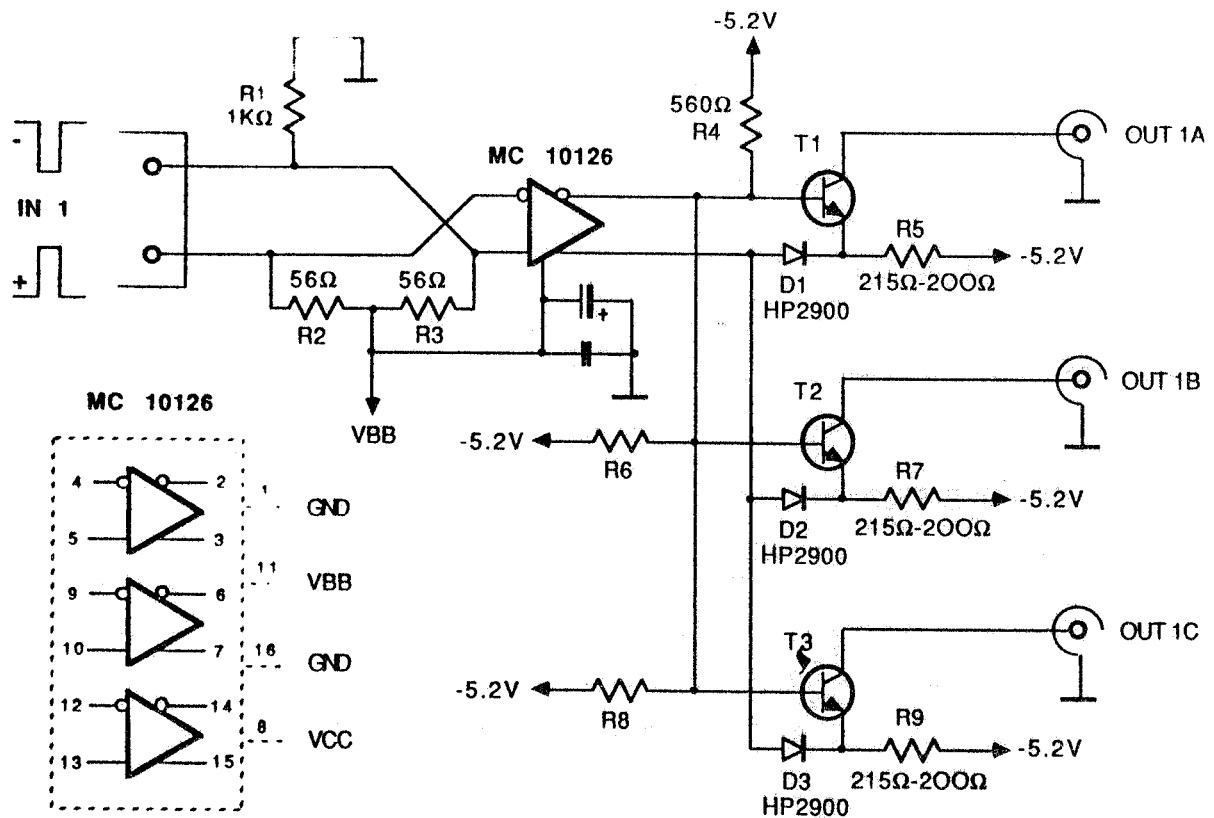


FIG. 2 - Lo schema elettrico di una sezione.

Nella Fig. 3 è rappresentato il circuito stampato e nella Fig. 4 è mostrata la disposizione dei componenti.

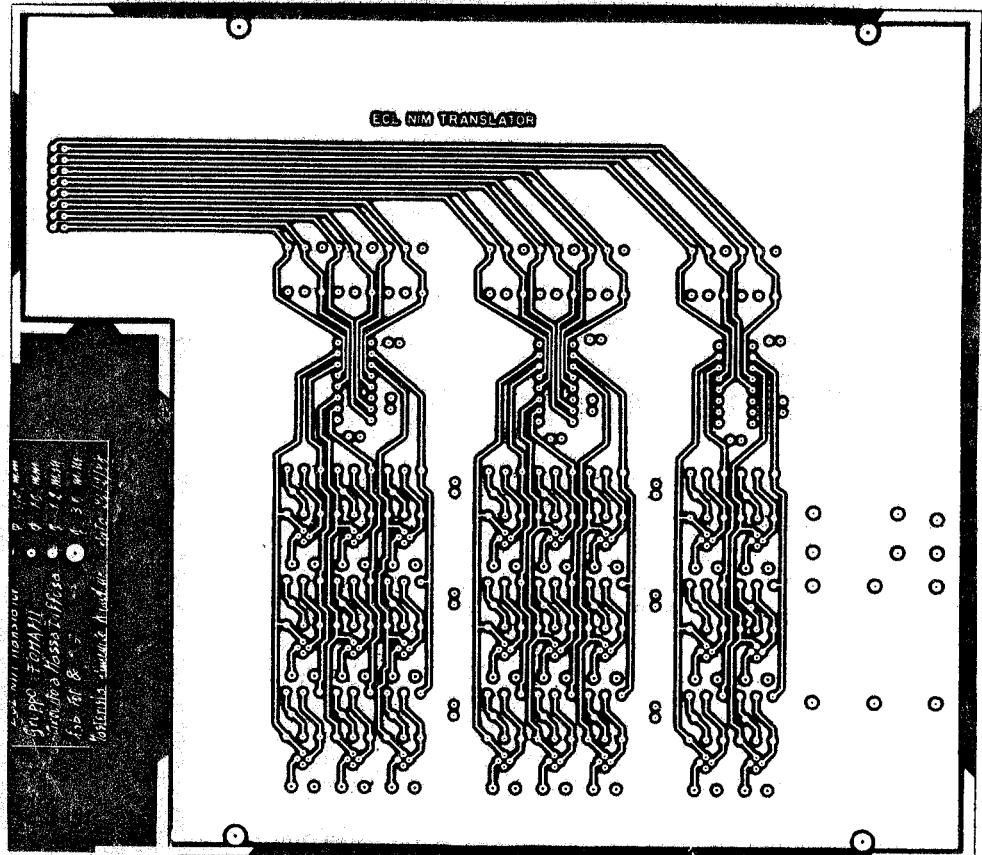


FIG. 3
Il circuito stampato.

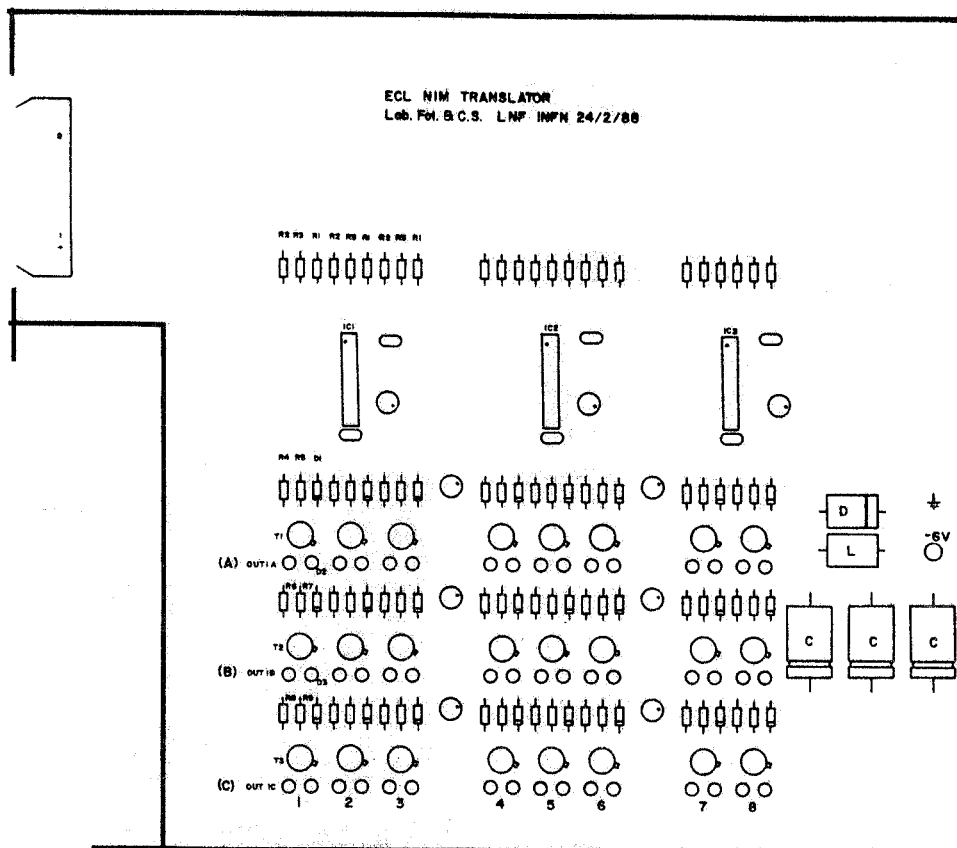


FIG. 4 - La disposizione dei componenti.

MISURE EFFETTUATE

Sono state effettuate le misure necessarie per la verifica delle caratteristiche elettriche del circuito.

La prima di queste misure riguarda la qualità del segnale d'uscita in funzione della durata del segnale d'ingresso.

Si è constatato che la durata minima del segnale d'ingresso per un'uscita che rientri nello standard NIM è di 5 ns fwhm. In effetti, si hanno ancora segnali di uscita per segnali d'ingresso di durata di 4 ns ma sono leggermente al di sotto dei -700 mV standard NIM. Nella Fig. 5 vengono mostrati i segnali di ingresso e di uscita nella condizione di durata minima del segnale d'ingresso per un buon segnale d'uscita.

FIG. 5 - Si può constatare che il ritardo tra il segnale d'ingresso e quello di uscita è di 2 ns ed inoltre è rappresentata l'uscita in funzione dell'ingresso con la durata minima di 5 ns (fwhm).

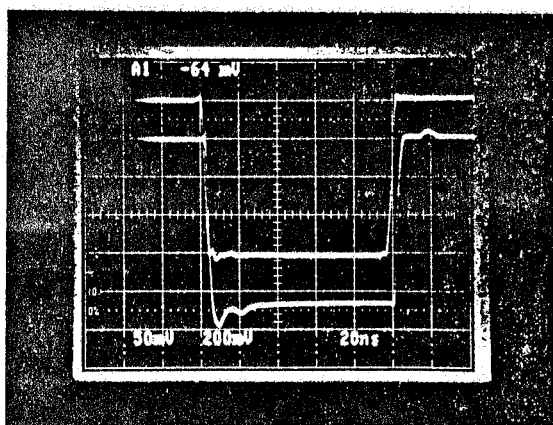
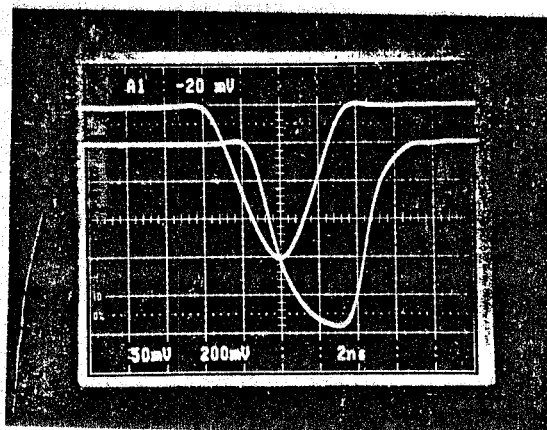
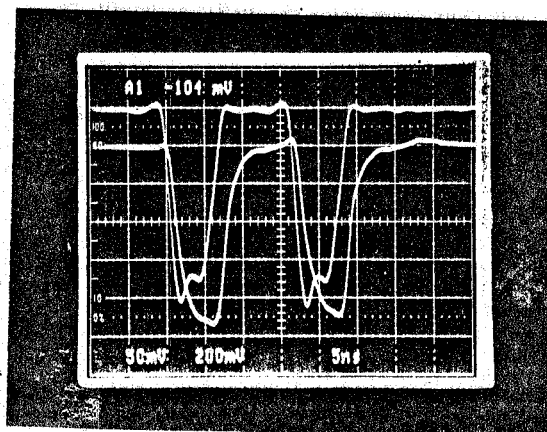


FIG. 6 - La linearità del circuito è soddisfatta fino ad una durata di 100 ns.

FIG. 7 - La risoluzione migliore per una coppia di impulsi è di circa 15 ns.



La seconda misura riguarda il rilevamento del ritardo del segnale d'uscita rispetto a quello d'ingresso. Come si può osservare ancora nella figura 5 il ritardo di propagazione del segnale attraverso il circuito di traslazione è leggermente superiore a 2 ns.

La terza misura effettuata riguarda la linearità del circuito rispetto alla durata dei segnali. Si è constatato che la durata del segnale di uscita segue fedelmente la durata del segnale d'ingresso, senza alcuna distorsione, fino ad un massimo di circa 100 nsec. Nella figura 6 vengono mostrati i segnali di ingresso e di uscita nella condizione di durata massima del segnale d'ingresso per un buon segnale d'uscita.

La quarta misura riguarda il rilevamento del double pulse resolution. Nella figura 7 vengono mostrati i segnali di ingresso e di uscita nella condizione estrema di prossimità dei due segnali d'ingresso per una buona risoluzione dei due segnali di uscita. Tale condizione si ha per un valore di circa 15 ns.

L'insieme delle caratteristiche misurate, sopra descritte, riassunte nella Tabella sotto riportata, soddisfa le esigenze specifiche dell'esperimento e si è rivelato migliore di quello dei circuiti in commercio a nostra conoscenza.

TABELLA

CARATTERISTICHE D'INGRESSO		
Impedenza	112	OHM
Durata minima impulso ingresso	5	ns
Double pulse resolution	15	ns
CARATTERISTICHE D'USCITA		
Impedenza	50	OHM
Ampiezza	NIM	
Tempo di salita	3	ns
Tempo di discesa	2	ns
Ritardo ingresso-uscita	2	ns
Frequenza Massima	80	MHz
ALIMENTAZIONE		
- 6 V 0.75 A		

RINGRAZIAMENTI

Si ringraziano il Sig. D. Riondino per l'esecuzione del master ed il Sig. A. Macioce per la realizzazione meccanica.