

COMITATO NAZIONALE PER L'ENERGIA NUCLEARE
laboratori Nazionali di Frascati

LNF-76/12(R)
20 Febbraio 1976

F. Celani: HARDWARE PROCESSOR DI EMERGENZA SOSTI-
TUENTE IL COMPUTER PER LA ACQUISIZIONE, ELABORA-
ZIONE E MEMORIZZAZIONE PERMANENTE SU FILM DI DA-
TI PROVENIENTI DA UN SISTEMA CAMAC. -

Laboratori Nazionali di Frascati
Servizio Documentazione

LNF"76!12(R)
20 Febbraio 1976

F. Celani: HARDWARE PROCESSOR DI EMERGENZA SOSTITUENTE
IL COMPUTER PER LA ACQUISIZIONE, ELABORAZIONE E MEMO-
RIZZAZIONE PERMANENTE SU FILM DI DATI PROVENIENTI DA UN
SISTEMA CAIVIAC" ..

1, - INTR.ODUZIONE, -

In questa nota si descrivono le caratteristiche tecniche di un dispositivo elettronico numerico realizzato presso i Laboratori Nazionali di Frascati ed utilizzato dal Gruppo MEA impegnato in un esperimento con Adone. Le caratteristiche tecniche di questo dispositivo consentono di realizzare un sistema di acquisizione, elaborazione, memorizzazione, reinserimento e memorizzazione permanente sul film dei dati in un sistema Camac sostituendo completamente "ma in maniera specializzata, sia il Crate Controller e Branch Driver, che il calcolatore.

Nella sua linea essenziale il dispositivo consiste in un blocco di "CONTROLLO" che genera gli opportuni comandi per acquisire e poi re inserire i dati in un blocco di "ELABORAZIONE" per trattare opportunamente i dati acquisiti e in un blocco "MEMORIZZAZIONE" (a registri) per immagazzinare temporaneamente i dati elaborati prima di reinserirli sulle linee di scrittura (W) per il caricamento di registri di uscita.

2, - SEQUENZA LOGICA OPERAZIONI SVOLTE.-

La configurazione Camac con cui il sistema "dialoga" è composta da:

- 4 Pattern Units;
- 4 A. D. C. ;
- 8 Output Registers (O. R.).

La sequenza logica delle operazioni svolte è:

2.

- a) Generazione di opportuni comandi di LETTURA per acquisire i dati dai Patterns od A. D. C. ;
- b) Elaborazione e memorizzazione dei dati acquisiti;
- c) Generazione di opportuni comandi di SCRITTURA per inserire negli O. R. i dati precedentemente elaborati e memorizzati;
- d) Accensione sincrona di tutti i DISPLAYS (a NIXIES) comandati dagli O. R. quando è stata ultimata il trasferimento dei dati sugli O. R. stessi;
- e) Memorizzazione permanente su film delle configurazioni dei displays.

3. - SCHEMA A BLOCCHI. -

Lo schema a blocchi è riportato in Fig. 1 ed il principio di funzionamento, per il CONTROLLO, è il seguente.

Il segnale di evento (unico segnale necessario ad inizializzare l'intero sistema) viene ritardato di un tempo pari a 130 μ s dovuti ai disturbi che si producono nei Marx e nelle Spark Chambers nella sala macchina Adone. Dopo tale tempo un monostabile azzera e predispone l'intero sistema. La fine del precedente segnale comanda un F. F. la cui uscita "sblocca" l'Oscillatore Comandato che insieme al circuito Formatore è il sistema che realizza l'oscillatore base dei tempi conformi a Ue norme Camac. Il contatore Sincrono Modulo 16 conta gli impulsi dell'Oscillatore Comandato e con le sue 4 uscite, A, B, C, D, comanda il demultiplexer a 16 uscite. Le 16 uscite del demultiplexer, divise in 4 gruppi di 4, comandano opportuni F. F. e gates governano le Funzioni di Lettura e Scrittura alternativamente. gli Strobes S1 e S2, i Sub-Indirizzi A1 e A2 (per selezionare la seconda sezione di ogni O. R.), e concorrono a generare il Numero di Stazione per selezionare il modulo con cui dialogare. La selezione del modulo viene fatta con l'aiuto sia di un contatore sincrono modulo 4 (comandato dalla uscita "Ripple Clock" del contatore sincrono modulo 16), che di un blocco di deodificatori del numero conteggiato dal contatore asincrono modulo 4. Quando è stata ultimata la scrittura sull'ultimo degli O. R. un circuito di Coincidenza riconosce tale stato e blocca il sistema.

Come ELABORAZIONE i dati provenienti dai Patterns devono subire soltanto una inversione prima di essere reinseriti negli O.R., mentre quelli provenienti dagli A. D. C. devono essere prima invertiti e poi convertiti dal codice BINARIO L'URO a quello B, C. D.

La MEMORIZZAZIONE dei dati è stata ottenuta usando dei Flip Flop del tipo D organizzati in un registro a 16 bits (la massima capacità dei Patterns). Il CP per i registri coincide con 10 strobe S1 che si verifica in fase di lettura (nello schema è chiamato S1R).

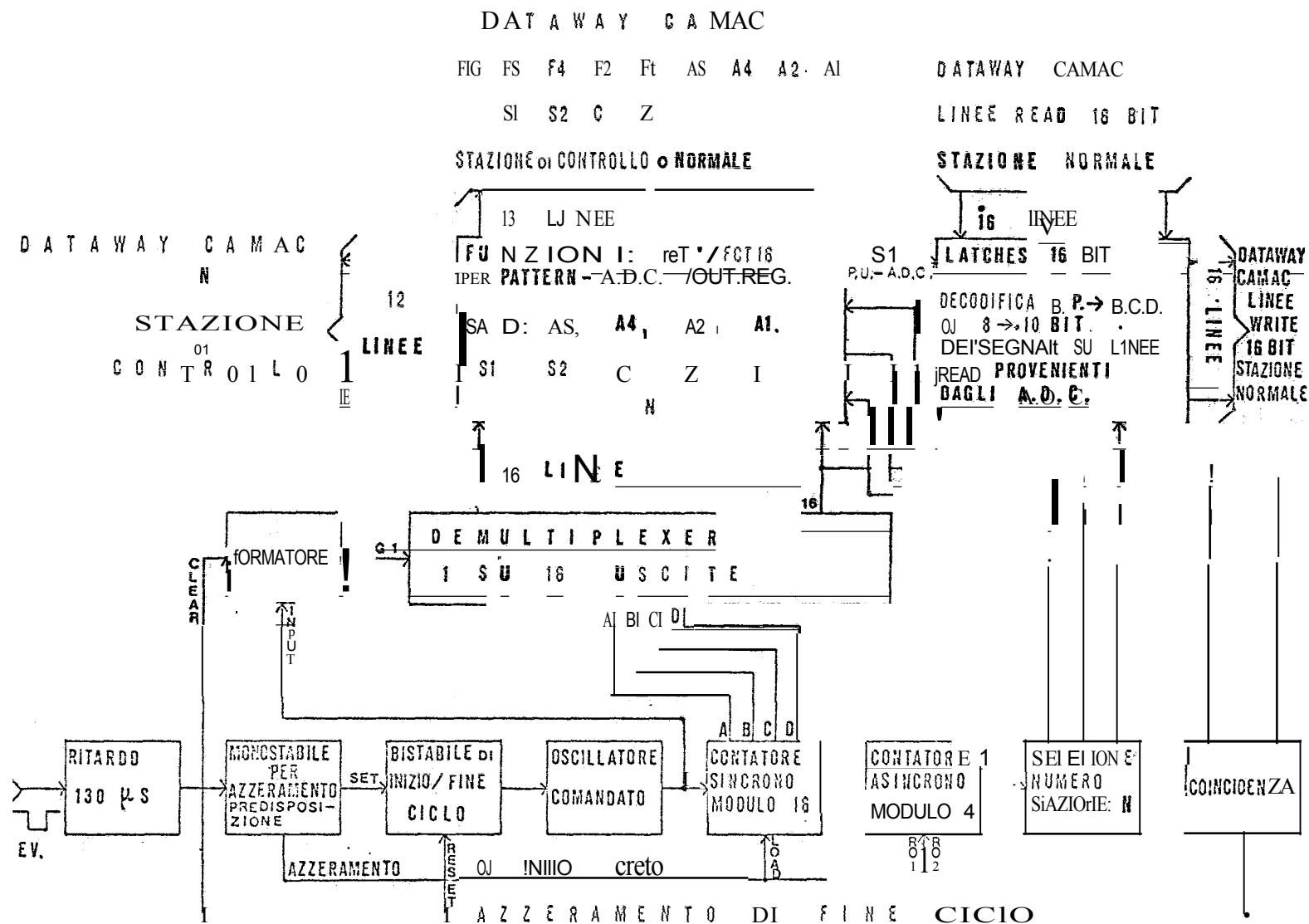


FIG. 1

4.

4. - SEQUENZA TRASFERIMENTO DATI. -

La sequenza logica del trasferimento dati, ad ogni passo della quale viene generato l'opportuno valore di N, è

- 1) Generazione di N, F16, F8, F4, F2, F1, A8, A4, A2, A1, S1, S2, per leggere i dati del primo pattern ed immetterli (dopo averli elaborati per comandare il modo opportuno le NIXIES) nelle memorie tampone del modulo di controllo ed elaborazione al tempo 81.
Poiche F8, F4, F1, A8, A4, A2 sono comuni, sia per i comandi di lettura che per quelli di scrittura, rimangono costanti.
- 2) Primo O. R. - Generazione di N, F16, F2, A1, S1, 82 per scrivere i dati provenienti dal primo Pattern, e temporaneamente i messi (dopo averli elaborati) nelle memorie tampone, nella primasezione dell'O.R.
- 3) Secondo Pattern. - Come al numero 1) (ovviamente con diverso valore di N).
- 4) Secondo O. R. - Generazione di N, F16" F2, A1, S1, S2 per scrivere i dati provenienti dal secondo Pattern ne una seconda sezione dell'O.R. di cui al punto 2) (Trattandosi della stessa O. R. è necessario 10 stesse N del punto 2).
- 5) Terzo Pattern. - Come al punto 1) e 3).
- 6) Terzo O. R. - Come al punto 2), si scrivono i dati provenienti dal terzo Pattern.
- 7) Quarte Pattern. - Come al punto 1), 3) e 5).
- 8) Quarto O. R. - Come al punto 4).
- 9) Primo A. D. C. - Come al punto 1), per leggere i dati del primo convertitore, con conversione da BINARIO PURO a BINARIO CODIFICATO DECIMALE dei primi 8 bits provenienti dallo A. D. C. Esiste la necessità di invertire tutti i bit di ingresso ai convertitori perché i segnali sugli ingressi, come da specifiche Camac, sono con logica negativa mentre i convertitori B. P. → B. C. D. operano con logica positiva. Non bisogna reinvertire tutti i bits uscenti dai convertitori prima di immetterli sulle linee WRITE poiché gli O. R. devono comandare le NIXIES in logica positiva.
- 10) Quinto O. R. (per il primo A. D. C.). - Stessi comandi come al numero 2) e 6).
- 11) Secondo A. D. C. - Stessi comandi e operazioni svolte al numero 9).
- 12) Sesto O. R. - Stessi comandi come al numero 4) e 8).
- 13) Terzo A. D. C. - Stessi comandi e operazioni svolte al numero 9) e 11).

- 14) Settimo O. R. - Stessi comandi come al numero 2), 6) e 10).
- 15) Quarto A. D. C. - Stessi comandi e operazioni svolte al numero 9), 11) e 13).
- 16) Ottavo O. R. - Stessi comandi come al numero 4), 8) e 12).

Fine del trasferimento dati.

In Tabella I sono riassunte le 16 precedenti operazioni.

TABELLA I

Uscita 74J154 (piedino N.)	FI6	F8	F4	F2	F1	A8	A4	A2	A1	82	81
Nessuna	0	0	0	0	0	0	0	0	0	0	0
1	O <>	0	1	0	0	0	0	0	0	0	0
2	O <>	0	1	0	0	0	0	0	0	0	1
3	O <>	0	1	0	0	0	0	0	0	1	0
4	0 1 0	0	0	0	0	0	0	0	0	0	0
5	1 1 0	0	0	0	0	0	0	0	0	0	0
6	1 0 0	0	0	0	0	0	0	0	0	0	1
7	1 0 0	0	0	0	0	0	0	0	0	1	0
8	0 0 0	0	0	0	0	0	0	0	0	0	0
9	0 0 0	0	1	0	0	0	0	0	0	0	0
10	O O	0	0	1	0	0	0	0	0	0	1
11	0 0 0	0	1	0	0	0	0	0	'O	1	0
13	0 0 0	0	0	0	0	0	0	0	0	0	0
14	1 0 0	0	0	0	0	0	0	0	1	0	0
15	1 0 0	0	0	0	0	0	0	0	1	0	1
16	1 0 0	0	0	0	0	0	0	0	1	1	0
17	0 0 0	0	0	0	0	0	0	0	0	0	0

5. - SCHEMA LOGICO (Fig. 2).-

Come precedentemente accennato, le 16 uscite del demultiplexer 74154 sono state divise a gruppi di 4. Il primo ed il terzo gruppo generano le funzioni di lettura, il secondo e quarto quelle di scrittura. In ogni singolo gruppo il primo impulso è quello che genera contemporaneamente la FUNZIONE, il SUBINDIRIZZO ed il NUMERO di STAZIONE; il secondo impulso è quello che genera 10 strobe 81; il terzo impulso è quello che genera 10 strobe 82; il quarto impulso è quello che ripristina tutte le uscite di FUNZIONE, SUBINDIRIZZO, NUMERO di STAZIONE.

Nel diagramma temporale della Fig. 3 è riportato in funzione del tempo:

- a) il diagramma temporale di quattro (la 1^a, 2^a, 3^a e 16^a) delle 16 uscite del demultiplexer;

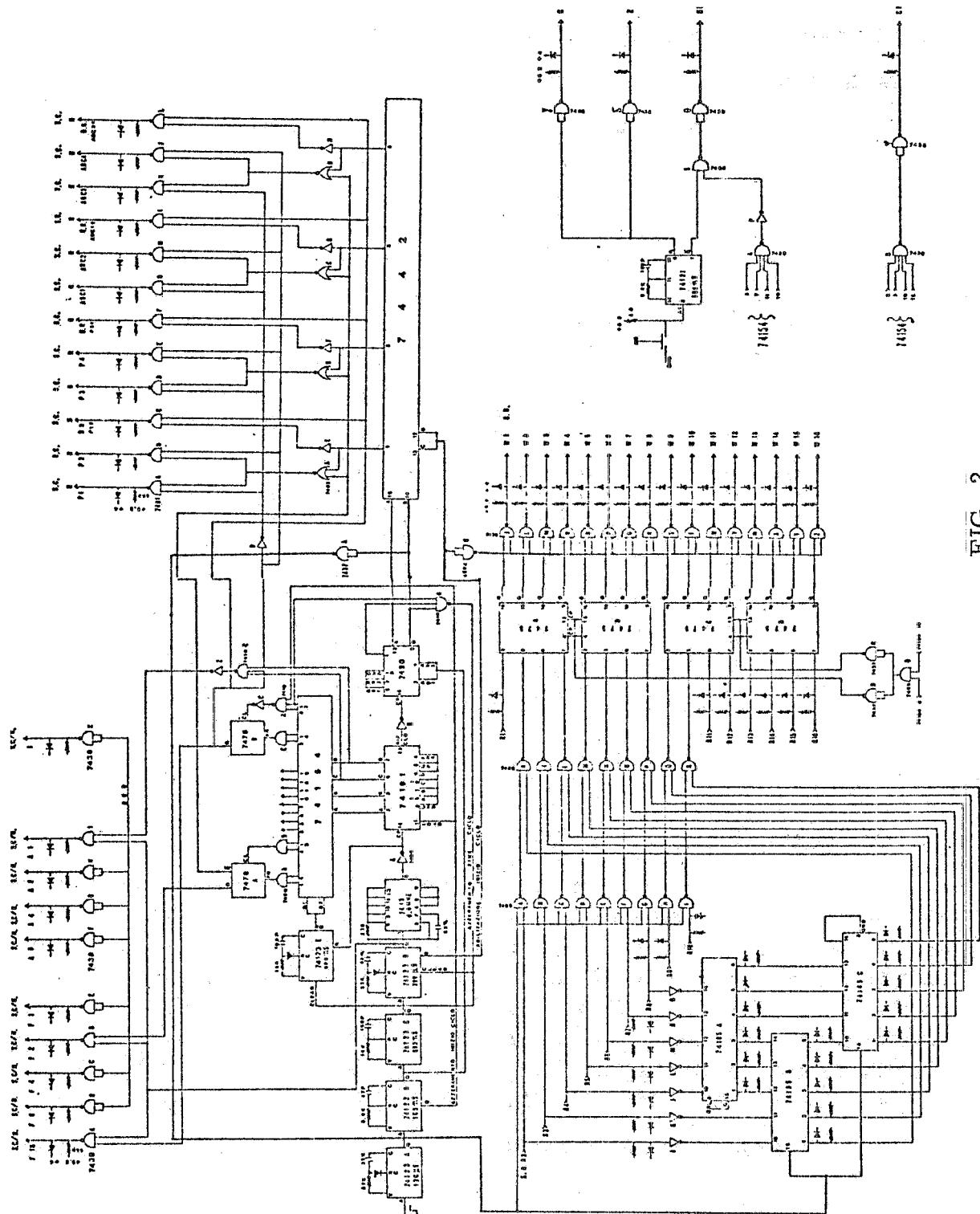
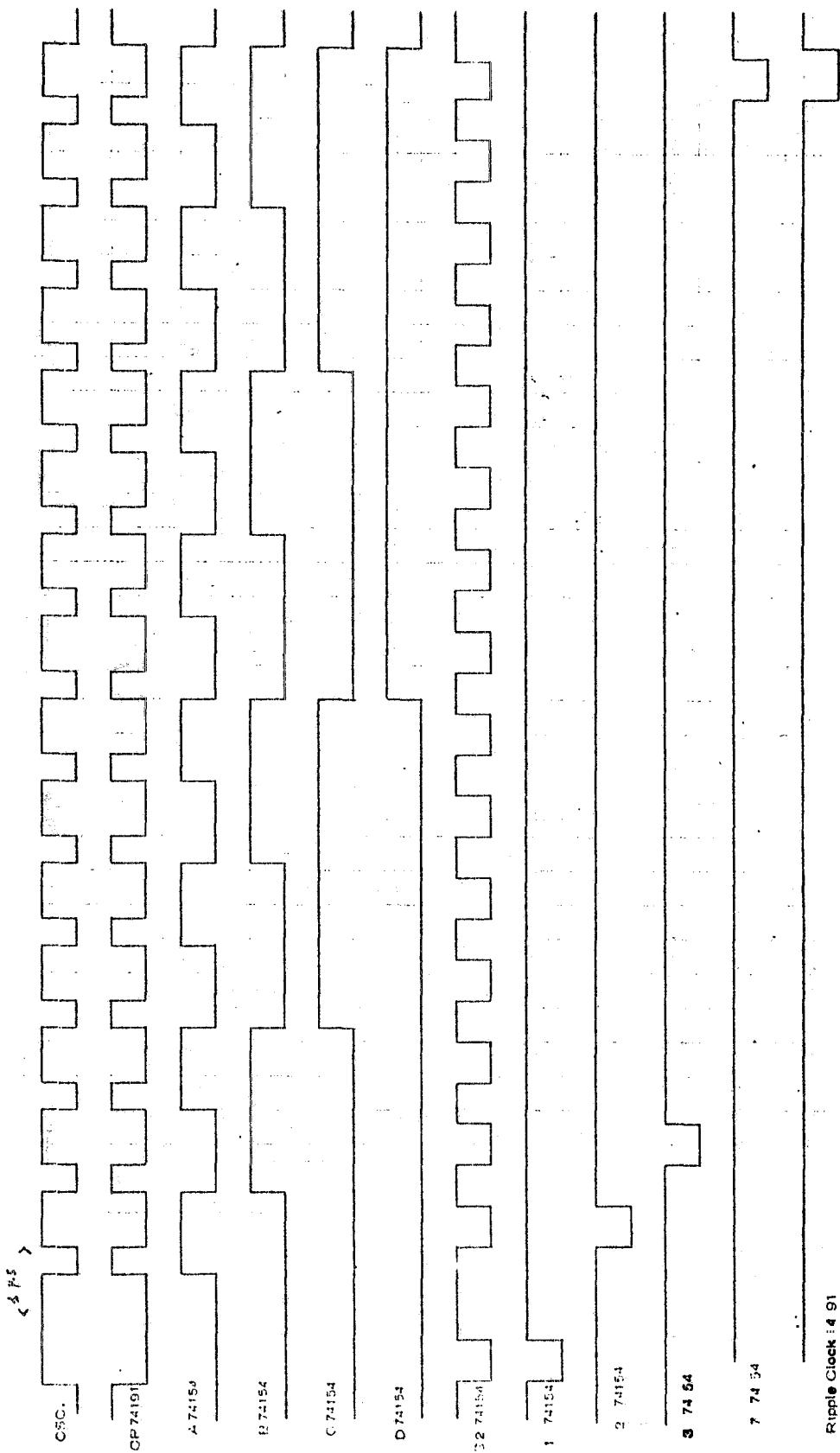


FIG. 2



Ripple Clock : 4.91

8.

- b) 10 stato dell'oscillatore;
- c) le quattro uscite (A, B, C, D) del contatore 74191;
- d) l'ingresso G2 del 74154.

In Tabella II è riportato, secondo i livelli logici Camac, 10 stato delle linee di FUNZIONE, SUBINDIRIZZO e STROBE in funzione del le uscite del 74154. Per selezionare il modulo con cui dialogare, cioè

TABELLA II

Modulo	N	F(2)	F(16)	A(O)	A(I)	Elaborazione	
						Inversione	Inversione e conversione BP ... BCD
1".1	1	X		X	-	X	-
O.R.1	2		X	X			
1".2	3	X		X		X	-
O.R.2	2		X		X		
1".3	4	X		X		X	-
O.R.3	5		X	X			
1".4	6	X		X		X	-
O.R.4	5		X		X		-
ADC 1	7	X		X			X
O.R.5	8		X	X			
ADC 2	9	X		X			X
O.R.6	8		X		X		
ADC 3	10	X		X			X
O.R.7	11		X	X			
ADC4	12	X		X			X
O.R.S	11		X				

il NUMERO di STAZIONE, è stato utilizzato sia il contatore asincrono modulo 4 7490 che il decodificatore BINARIO → DECIMALE 7442". La selezione di ciascuno dei 4 possibili moduli (che diventano 3, poiché O.R. "serve" 2 Patterns Units o A. D. C.) individuati dallo stesso numero contatto dal 7490 viene fatto sfruttando sia le uscite del F. F. riservate alla generazione delle funzioni di lettura e scrittura, che la uscita D del contatore 74191.

Nella Tabella. III è riportata la sequenza per generare il NUMERO di STAZIONE (tramite le uscite delle NAND 7401 A-L) comprendente::

- a) 10 stato delle uscite del 74154;
- b) uscita D del contatore 74191 (uscita D del 74191 invertita dal NOT 7404 D);

10.

- c} uscite A e B del contatore 7490 ;
- d} uscita Q del F. F. 7476 A;
- e} uscita Q del F. F. 7476 B;
- f} uscite numero 1..2, 3 e 4 del 7442 ;
- g) uscite delle NOR A, B, C, D ;

Come ELABORAZIONE: i dati provenienti dai Patterns devono, come detto precedentemente, subire soltanto una inversione di livello prima di essere immessi negli R. mentre queUi provenienti dagli A. D. C. devono essere prima invertiti di livello e poi convertiti del codice BINARY PURO a queUo B. C. D.

Poiche si usano dei registri, la funzione di smistamento dei dati (separazione di quelli dei Patterns da quelli degli A. D. C.) è fatta da:

- a} NAND 7437 A;
- b) ingresso numero 15 dei 74185 B e 74185 C;
- c) NAND 7400 A-I;
- d) NAND 7400 K-R.

Gli A. D. C. con cui si dialoga sono del modello 2243 A della L. R. S. ed hanno 8 bits di uscita. Nella conversione di codice il numero di bits da 8 diventa 10. Non è necessario convertire il primo bit (il meno significativo) che "entra" quindi direttamente nei registri (ingresso 2 del 7475 A).

La MEMORIZZAZIONE viene fatta utilizzando 4 P. F. di tipo D con ciascuno 4 bits di capacita (7475 A-D).

Il CP dei Latches viene realizzato usando le uscite numero 2 e 10 del demultiplexer 74154 (ingressi dena NAND 7408 D). Può essere utile ricordare che le uscite numero 2 e 10 sono le stesse che generano il segnale SI durante la fase di lettura. Lo Strobe 81 viene realizzato utilizzando le uscite numero 2, 6, 10 e 15 del 74154 (ingressi d.ella 7420B), Lo Strobe S2 viene realizzato utilizzando le uscite numero 3, 7, 11 e 16 del 74154 (ingressi NAND 7420\). I segnali di C e Z vengono ottenuti tramite un pulsante che comanda un monostabile (Il 74121). Contemporaneamente ai segnali di C e Z viene generato anche queUo S2 conforme mente alle norme Camac (NAND 7400 S).

Tutte le linee verso il Camac eli N, F, A, S, C, Z e W hanno le uscite realizzate con open collectors per permettere il WIRE d'OR.

6. - AMPLIAMENTI E MODIFICHE.

Il sistema è stato progettato e realizzato in modo da essere estremamente flessibile ed ampliabile. Nello schema a blocchi (Fig. 1) le parti necessarie ad adattare il sistema aue esigenze del Gruppo MEA

rispettivamente in ingresso ed in uscita sono state indicate con il tratteggio (--- e - - - - -).

Per aumentare il numero di moduli con cui dialogare è sufficiente:

- a) Cambiare l'azzeramento del contatore 7490 con utilizzazione delle uscite C e D da collegare agli ingressi C e D del '7442". Per ogni "aumento unitario" del precedente azzeramento si ha la possibilità di dialogare con altri 2 moduli di lettura e 2 di scrittura.
- b) Aggiungere un NOR e un NOT ad ogni nuova singola uscita del '7442 similmente a quanto già fatto (vedi ad es. NOR A, B, C, D, NOT E, F, G, H).
- c) Comandare i primi 2 ingressi di altri 2 NAND 7401 (riservate al comando di moduli di lettura) con l'uscita della nuova NOR. Gli altri 2 ingressi di queste NAND 7401 devono essere comandati dall'uscita rispettivamente D e D del contatore 74191. Il procedimento è simile a quello già realizzato (vedi ad es. NAND 7401 A, 13).
- d) Comandare il primo ingresso di un'altra NAND 7401 (riservato al comando di moduli di scrittura) con l'uscita del nuovo NOT del punto b). Il secondo ingresso della nuova NAND deve essere comandato dall'uscita Q del F. F. 7476 B (vedi ad es. NAND 7401 C).

Per modificare la ELABORAZ10Ti,fE è sufficiente cambiare i moduli elaboratori (nel caso presente NOT '7404 I/O e convertitori di codice 74185 A, B, C). Per tale scopo la durata degli STROBE è di ben 600 ns con altri 600 ns di "tempo morto" (vedi diagramma temporale, Fig. 3).

Per modificare le FUNZ10NI è necessario aggiungere altri F. F. e gates alle uscite numero 1,5, 9 e 14 del demultiplexer 74154.