

Laboratori Nazionali di Frascati

LNF-67/35

M. Avaltroni e F. Pandarese : DEMOLTIPLICATORE A 200 MHz
CON PRESENTAZIONE DECIMALE DEL CONTENUTO.

Estratto da : Alta Frequenza 36, 307 (1967)

DEMOLTIPLICATORE A 200 MHz CON PRESENZAZIONE DECIMALE DEL CONTENUTO

M. AVALTRONI - F. PANDARESE (**)

Si descrivono i principi di funzionamento e la realizzazione di un contatore impiegante solo transistori, con frequenza limite di funzionamento di 200 MHz. La particolare caratteristica che esso presenta rispetto a schemi simili, è la possibilità di funzionamento con impulsi a polarità singola.

I. - INTRODUZIONE.

Le soluzioni attualmente in uso per il conteggio a velocità superiori a 100 MHz si possono dividere in tre tipi: a soli diodi tunnel, ad accoppiamento diodo tunnel-transistore, a contatori multistabili.

Le limitazioni e gli inconvenienti nei demoltiplicatori a diodi tunnel derivano essenzialmente dalla mancanza di diodi tradizionali che abbiano tensioni di conduzione sufficientemente basse da poter esercitare efficace azione di diodo sugli impulsi e sui bassi livelli di tensione esistenti in una logica a soli diodi tunnel, particolarmente se al germanio; inoltre le specifiche di costruzione sono tali da imporre severe limitazioni sulle tolleranze degli elementi impiegati, sulle alimentazioni e sugli impulsi di comando [3]. Perciò in alcuni circuiti per fisica nucleare tali elementi sono spesso preferibilmente, usati nei circuiti discriminatori, o nei circuiti di temporizzazione (timing) [1] [2].

Gli schemi impieganti l'accoppiamento diodo tunnel-transistore [4, 5], presentano indiscutibili vantaggi nei riguardi delle tolleranze dei parametri. In tali circuiti il guadagno di corrente ad alta frequenza è interamente affidato al diodo tunnel; il transistor ha essenzialmente la funzione di isolatore. Il ritardo di propagazione introdotto dal transistor limita le prestazioni in frequenza.

Nel caso di più stadi accoppiati, i ritardi possono sommarsi (riducendo la frequenza massima di conteggio), se, per ottenere una logica decimale, l'impulso di comando deve propagarsi attraverso più stadi. Esistono vari metodi per ridurre questo inconveniente. Una possibile soluzione è costituita dall'impiego di strutture ad anello. Inoltre la adozione di multistabili a soli transistori ha permesso di raggiungere velocità di conteggio pari a quelle sinora raggiunte con circuiti impieganti diodi tunnel e transistori.

Nel contatore decimale, oggetto della presente nota, è stato adottato un sistema multistabile ad anello a soli transistori con commutazione di corrente [6].

Come risulterà da quanto segue le variazioni di tensione sui collettori sono estremamente ridotte nella parte ad alta frequenza (scala quinaria) e la sequenza di conteggio risulta dalla commutazione di correnti determinate dagli elementi passivi (resistenze e diodi zener). Ciò permette di usare transistori non selezionati ed avere tolleranze accettabili nelle alimentazioni e negli impulsi di ingresso.

(*) P.I. M. AVALTRONI e dott. ing. F. PANDARESE - Laboratori Nazionali di Frascati del CNEN, Frascati (Roma).

II. - PRINCIPI DI FUNZIONAMENTO DELLA SCALA QUINARIA.

a) Analisi statica dell'elemento commutatore.

La scala quinaria è composta da cinque elementi del tipo schematizzato in fig. 1.

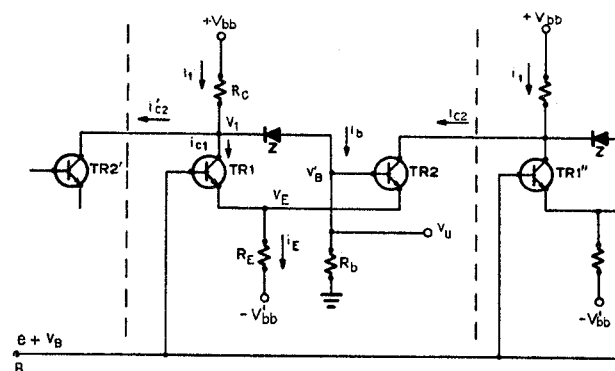


Fig. 1. — Schema circuitale dell'elemento commutatore.

Tali elementi a seconda del valore della polarizzazione statica del punto B, possono funzionare con impulsi positivi, negativi, o di doppia polarità (sinusoidi) applicati in T (fig. 1 e fig. 3 b).

1) Funzionamento con sinusoidi in ingresso [6].

Si supponga che i_1 ed i_E siano correnti costanti ed erogate da due generatori ideali di corrente; tale ipotesi è abbastanza ben verificata in pratica poichè le escursioni di tensione sul collettore del transistor T_{R1} sono piccole rispetto a $V_{bb} - V_1$; analoga considerazione vale per i_E . Si avrà in ogni istante:

$$(1) \quad \begin{aligned} i_1 &= i'_{c2} + i_b + i_{c1} = \text{costante} = I_1 \\ i_E &= i_{c1} + i_{c2} = \text{costante} = I_E. \end{aligned}$$

Le correnti i_{c1} , i_{c2} , i'_{c2} sono nulle od uguali ad un valore costante, che verrà indicato col simbolo maiuscolo corrispondente, a seconda che i transistori T_{R2} , T_{R1} , T_{R2} siano in conduzione o in interdizione.

La corrente I_E fluirà attraverso T_{R1} se è $V_B > R_b i_b$; finirà attraverso T_{R2} se viceversa è $V_B < R_b i_b$ (1).

Si ha come conseguenza di ciò e delle (1):

$$I_{c2} = I_{c1} = I_E$$

poichè è anche

$$I'_{c2} = I_{c2}$$

(1) Si farà riferimento in quanto segue a commutatori realizzati con transistori npn; per transistori pnp tali disequazioni e quelle che seguono vanno opportunamente modificate. Sono inoltre trascurate le correnti di base.

essendo i commutatori uguali, si ha:

$$(2) \quad I'_{c2} = I_{c2} = I_{c1} = I_E.$$

Esaminando le possibili combinazioni degli stadi di $T_{R2'}$, T_{R1} , T_{R2} , e scartando le combinazioni per cui T_{R1} e T_{R2} risultino ambedue in conduzione o in interdizione, ne risulta la tabella I.

Nello stato 3 (alto) si ha $i_b = I_1$. Nello stato 1 (basso) i_b raggiunge il proprio valore minimo (di solito diverso da zero per evitare l'interdizione del diodo zener Z).

TABELLA I

	$T_{R2'}$	T_{R1}	T_{R2}	
Stato 1	conduzione	conduzione	interdizione	i_b basso
Stato 2 a	conduzione	interdizione	conduzione	i_b intermedio
Stato 2 b	interdizione	conduzione	interdizione	
Stato 3	interdizione	interdizione	conduzione	i_b alto

Nello stato 3 (alto) si ha $i_b = I_1$. Nello stato 1 (basso) i_b raggiunge il proprio valore minimo (di solito diverso da zero per evitare l'interdizione del diodo zener Z).

La commutazione della corrente fra i vari elementi attivi si effettua variando la tensione del punto B rispetto alla polarizzazione statica V_B , a mezzo del segnale $e(t)$ applicato all'ingresso.

Si nota nella tabella che esistono due stati « intermedi » possibili 2 a, 2 b. In un ciclo completo della scala (5 periodi della sinusoide) ciascun commutatore passa attraverso tutti e quattro gli stati e pertanto anche per ambedue gli stati intermedi; la sequenza degli stati è: 3 (alto) → 2 a (intermedio) → 1 (basso) → 2 b (intermedio) → 3 (alto).

Le transizioni 3 → 2 a ed 1 → 2 b sono provocate dal commutatore precedente, mentre quelle 2 a → 1 e 2 b → 3 sono provocate rispettivamente da una semionda positiva e da una negativa non consecutiva della sinusoide di ingresso.

A loro volta le transizioni 2 a → 1 e 2 b → 3 nel commutatore centrale di fig. 1 provocano la transizione 3 → 2 a e 1 → 2 b nel commutatore di destra.

Le variazioni di stato si propagano undirezionalmente da sinistra verso destra in fig. 1.

Per gli stati « intermedi » si può scrivere:

$$\text{Stato } 2 a \quad i_b = I_1 - I'_{c2}$$

$$\text{Stato } 2 b \quad i_b = I_1 - I_{c1}.$$

Poichè è $I_{c1} = I'_{c2}$, ne consegue che il valore di i_b è uguale in ambedue gli stati intermedi. Ponendo $I_b^i = I_1 - I_{c1}$ si ottiene:

$$V_B' = R_b I_b^i.$$

Polarizzando il punto B ad una tensione

$$V_B = R_b I_b^i$$

(²) Un aumento eccessivo dell'ampiezza e della forma d'onda in ingresso può provocare transizioni indesiderate in altri commutatori del contatore; tale effetto pone un limite all'ampiezza delle tensioni in entrata che verrà più innanzi calcolato.

ed applicando ad esso una tensione variabile $e(t)$, ad esempio sinusoidale, ne risulterà che, in una transizione verso uno stato intermedio, lo stato in cui si disporrà il commutatore sarà il 2 a se $V_B + e(t) < R_b I_b^i (T_{R1}$ interdette); viceversa se si verificherà la condizione $V_B + e(t) > R_b I_b^i (T_{R1}$ conduttore) il commutatore si disporrà nello stato 2 b.

Partendo dallo stato 2 a al crescere della tensione di ingresso applicata nel punto B , il commutatore si porta dallo stato 2 a allo stato 1, un ulteriore aumento di $e(t)$ non provoca alcuna altra transizione (²): T_{R1} infatti va in conduzione nella transizione e T_{R2} va in interdizione, commutando I_E da T_{R2} a T_{R1} .

La successiva transizione 1 → 2 b avviene per effetto di una transizione nel commutatore che precede quello considerato.

L'insieme dei commutatori è collegato in modo che il commutatore considerato si trovi nello stato 2 b in corrispondenza di una semionda negativa della sinusoide.

Nella transizione 2 b → 3 un aumento di $e(t)$ oltre il valore necessario a provocare la transizione non comporta (entro i limiti accennati nella nota (2)) ulteriori transizioni poichè T_{R1} è interdette.

La transizione 3 → 2 a, viene provocata dal commutatore che precede e riporta il commutatore nello stato iniziale.

Riassumendo: l'assetto dei cinque commutatori è tale che in corrispondenza di una semionda positiva della sinusoide, esiste uno ed uno solo dei commutatori nello stato 2 a pronto ad effettuare, allorchè $e(t)$ diventa positivo, la transizione 2 a → 1; la successiva semionda negativa trova un solo commutatore pronto ad effettuare la transizione 3 → 2 a; queste transizioni a loro volta provocano altre transizioni che predispongono un altro commutatore per la successiva semionda positiva o negativa.

2) Funzionamento con impulsi a polarità singola.

Variando la polarizzazione statica V_B in modo che si abbia

$$(3) \quad V_B < R_b I_b^i \text{ (comando con impulsi negativi)}$$

lo stato 2 a diventa instabile e la sequenza delle transizioni è:

$$3 \text{ (alto)} \rightarrow 1 \text{ (basso)} \rightarrow 2 b \text{ (intermedio)} \rightarrow 3 \text{ (alto)}.$$

Se invece viene soddisfatta la relazione:

$$(4) \quad V_B > R_b I_b^i \text{ (comando con impulsi positivi)}$$

la sequenza delle transizioni diventa:

$$3 \text{ (alto)} \rightarrow 2 a \text{ (intermedio)} \rightarrow 1 \text{ (basso)} \rightarrow 3 \text{ (alto)}.$$

L'assetto dei commutatori e le forme d'onda sono diverse, in questi due casi, dal caso esaminato nel paragrafo precedente.

Imponendo che sia $V_B < R_b I_b^i$ le transizioni 3 → 1, 1 → 2 b sono provocate dal commutatore precedente; la transizione 2 b → 3 è provocata dall'impulso in ingresso.

Nel caso $V_B > R_b I_b^i$ solo la transizione 2 a → 1 viene provocata dall'impulso in ingresso, le altre due dal commutatore precedente.

b) Valori minimi delle tensioni di pilotaggio.

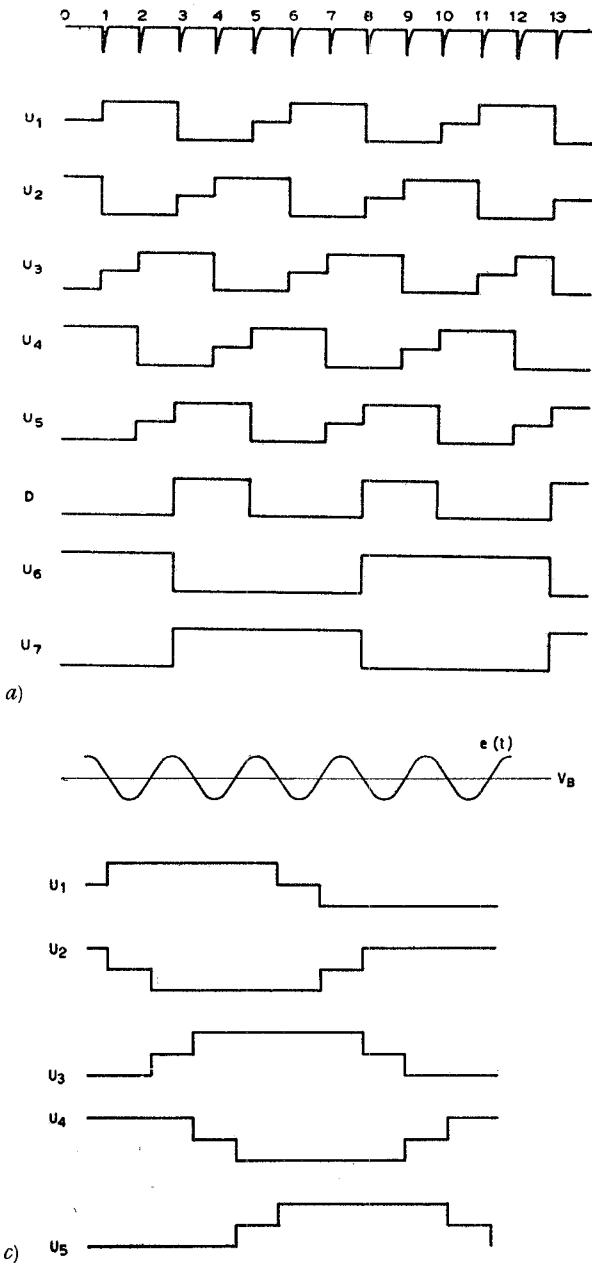
In quanto detto precedentemente non si è tenuto conto dell'isteresi dell'elemento commutatore.

In presenza di isteresi la tensione V_1 in B necessaria per provocare la transizione $2 a \rightarrow 1$ è diversa da quella V_2 necessaria a provocare la transizione $2 b \rightarrow 3$. I valori di V_1 e V_2 sono definiti e calcolati in Appendice, donde risulta $V_1 > V_2$.

una transizione $2 b \rightarrow 3$ avverrà invece solo se la semionda negativa raggiunge o supera un valore $|e_2|$ tale che

$$(8 b) \quad |e_2| \geq R_b I_b^i - V_2.$$

Se la forma d'onda $e(t)$ applicata è una sinusoide o comunque una forma d'onda in cui i massimi negativi sono in valore assoluto uguali ai massimi positivi con-



SEQUENZA IMPULSI	TR3	TR4	TR5	TR6	TR7	TR8	TR9	TR10	TR11	TR12
0	ON	OFF	OFF	ON	ON	OFF	OFF	ON	ON	OFF
1	OFF	ON	ON	OFF	ON	OFF	OFF	ON	ON	OFF
2	OFF	ON	ON	OFF	OFF	ON	ON	OFF	ON	OFF
3	ON	OFF	ON	OFF	OFF	ON	ON	OFF	OFF	ON
4	ON	OFF	OFF	ON	ON	OFF	ON	OFF	OFF	ON
5	ON	OFF	OFF	ON	ON	OFF	OFF	ON	ON	OFF

NB: Commutatore nello stato 2b

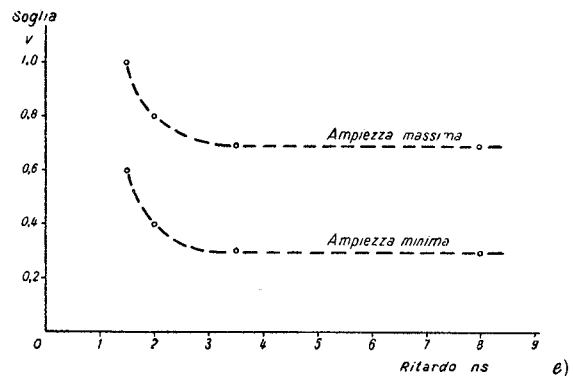
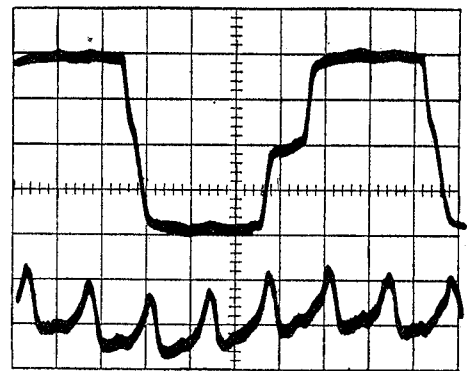


Fig. 2. — a) sequenze di conteggio per impulsi negativi; b) stato dei transistori nei commutatori, nei vari stati della scala quinaria di fig. 3 b; c) sequenza di conteggio per tensioni di comando sinusoidali; d) forma d'onda ai capi di R_{35} (traccia inf.) ed impulsi di comando (traccia sup.). Scala orizzontale: 4 ns/div.; scala verticale: 0,4 V/div. e) ampiezza massima e minima in funzione del ritardo fra due impulsi consecutivi di 2 ns di durata.

1) Funzionamento con sinusoide.

Una commutazione $2 a \rightarrow 1$ può venir provocata solo se la semionda positiva di $e(t)$ raggiunge o supera un valore e_1 tale che

$$(8 a) \quad e_1 \geq V_1 - R_b I_b^i$$

viene assumere:

$$V_B = \frac{V_1 - V_2}{2}$$

Nel caso più generale il valore di V_B potrà essere più prossimo a V_1 o a V_2 a seconda quale delle due parti

della forma d'onda, la negativa o la positiva, è in valore assoluto più piccola.

È da tener presente però che, come risulta dalle formule A1 ed A2, V_1 e V_2 dipendono da V_{BE} e V_{γ} che sono tensioni caratteristiche del transistor e pertanto possono presentare delle variazioni sia con la temperatura, sia per la diversità di caratteristiche fra transistori dello stesso tipo; pertanto $V_1 - V_B$ dovrà essere comunque superiore a tali variazioni per un corretto funzionamento della scala; ciò vale ovviamente anche per $V_B - V_2$.

2) Funzionamento con impulsi a polarità singola.

Tenuto conto delle considerazioni precedenti la relazione (3) diventa:

$$(5) \quad V_B \leq V_2$$

mentre la (4) diventa

$$(6) \quad V_B \geq V_1.$$

L'ampiezza E degli impulsi deve soddisfare le relazioni:

$$(7 a) \quad E_1 \geq V_1 - V_B \quad \text{impulsi positivi}$$

$$(7 b) \quad |E_2| \geq V_B - V_2 \quad \text{impulsi negativi.}$$

Ovviamente V_B dev'essere minore di V_2 oppure maggiore di V_1 di una quantità sufficiente a garantire il verificarsi delle disuguaglianze 5 e 6 nel senso desiderato, tenuto conto delle variazioni dei parametri caratteristici dei transistori precedentemente menzionate.

c) *Valore massimo delle tensioni di comando.*

I valori di $|E_2|$ ed E_1 necessari a soddisfare le relazioni (7) o quelli di e_1 , ed $|e_2|$ che soddisfano le relazioni (8) hanno anche un limite superiore che nasce dall'essere il punto F comune ai 5 commutatori i quali si trovano in stati diversi. Per i minimi (negativi) di $e(t)$ in ingresso, si distinguono due casi: i commutatori per cui T_{R1} è interdetto, e quelli per cui T_{R2} è conduttore.

I commutatori nei quali T_{R1} è interdetto si trovano nello stato 3 (i_b alto), per essi gli impulsi (o semionde) negativi non hanno alcun effetto; viceversa per quelli nello stato 1 (i_b basso) i transistori T_{R1} sono accesi, un impulso (o semionda) negativo ad essi applicato può portarli all'interdizione se è di ampiezza tale da portare all'interdizione T_{R2} cioè se è

$$(9 a) \quad |e(t)|_{\min} < |R_b i_{b \text{ basso}} - V_B|.$$

Per massimi positivi si ha parimenti:

$$(9 b) \quad e(t)_{\max} < R_b i_{b \text{ alto}} - V_B.$$

Tali relazioni sono valide per i tre casi considerati ove a V_B si sostituiscono gli opportuni valori.

d) *La sequenza di conteggio dell'insieme dei commutatori costituenti la scala quinaria.*

Dall'analisi precedentemente fatta dell'elemento commutatore risulta che l'impulso o la semionda può far cambiare stato ad un commutatore solo se esso si trova in uno dei due stati « intermedi ».

Sulla base della Tabella I, si può costruire una sequenza di conteggio che, nel caso di impulsi di ingresso negativi

risulta essere quella di fig. 2 b; essa verrà illustrata più innanzi con maggiore dettaglio. L'andamento delle tensioni ai capi delle resistenze R_b dei cinque commutatori ($R_{31} \div R_{35}$ nel circuito di fig. 3 b) sono riportate in fig. 2 a. Per impulsi positivi l'andamento delle tensioni è ricavabile dalla stessa figura, lasciando inalterate le forme d'onda e supponendo che la sequenza dei conteggi proceda da destra verso sinistra.

In fig. 2 c sono riportate le equivalenti forme d'onda nel caso di tensione di comando sinusoidale.

Per esaminare in maggior dettaglio la sequenza di conteggio, con riferimento alle fig. 2 a, b e 3 b, si supponga inizialmente la scala nella condizione indicata con 0 nelle fig. 2 a, b. Il primo commutatore è nello stato 2 b, il secondo ed il quarto nello stato 3, il terzo ed il quinto nello stato 1. L'impulso 1 fa commutare il primo commutatore dallo stato 2 b al 3; la conseguente conduzione di T_{R4} provoca la transizione 3 \rightarrow 1 nel secondo commutatore; col che T_{R6} viene interdetto inducendo una transizione 1 \rightarrow 2 b nel terzo commutatore. Il quarto ed il quinto non cambiano stato.

L'arrivo del secondo impulso provoca nel terzo commutatore la transizione 2 b \rightarrow 3; ciò induce una transizione 3 \rightarrow 1 nel quarto commutatore che, a sua volta, fa commutare il quinto dallo stato 1 al 2 b, predisponendolo così per l'impulso successivo. Il primo e secondo commutatore non cambiano stato.

Gli impulsi successivi 3, 4 (fig. 2 a, b) trovano il quinto e secondo commutatore rispettivamente nello stato 2 b. L'impulso 5 infine agendo sul quarto commutatore riporta il primo nello stato 2 b, con ciò riportando la scala nelle condizioni iniziali.

e) *Comportamento dinamico.*

Il circuito di fig. 1 può considerarsi il risultato dell'applicazione della tecnica della commutazione di corrente ai circuiti contatori ad anello. Le caratteristiche di ambedue sono ben note.

La frequenza limite di funzionamento è essenzialmente l'inverso del tempo di commutazione nel passaggio alto \rightarrow basso, fig. 2 d. Si nota che il tempo di commutazione alto \rightarrow basso è circa uguale alla somma del tempo di commutazione basso \rightarrow intermedio + intermedio \rightarrow alto.

Tale limite è pertanto lo stesso sia per impulsi unipolari sia per sinusoidi.

Il comportamento dinamico è illustrato in fig. 2 e. È riportata la misura delle ampiezze minime e massime degli impulsi in funzione del ritardo fra il fronte positivo e quello negativo di 2 impulsi negativi di durata ~ 2 ns e di ampiezza variabile. Il corretto funzionamento è ottenuto allorchè ambedue gli impulsi sono di ampiezza compresa tra i limiti massimo e minimo misurati e che risultano in accordo coi limiti risultanti dalle formule riportate in b) e c).

Tali limiti di ampiezza rimangono inalterati anche per forme d'onda periodiche, per effetto dell'accoppiamento in continua.

La durata degli impulsi non deve ovviamente superare i $\sim 4 \div 5$ ns poichè ciò provocherebbe transizioni indesiderate nella scala.

III. - DESCRIZIONE DEL DEMOLTIPLICATORE.

Il demoltiplicatore, il cui schema a blocchi è in fig. 3 a, si compone di tre parti: la decade di conteggio, i circuiti di azzeramento e quelli di presentazione.

La decade di conteggio è del tipo «qui-binary» cioè una scala quinary seguita da una binaria.

Il circuito di azzeramento si compone (fig. 5) di un oscillatore a 100 kHz comandato da un bistabile; il comando di azzeramento predispone il bistabile in modo che l'oscillatore generi impulsi che aumentano il contenuto della scala fino a riportarlo a zero; allorché il contenuto della scala è zero, un impulso (impulso di zero) commuta il bistabile interdicendo l'oscillatore; la scala è pertanto azzerata.

La presentazione è a coincidenza a diodi; la selezione

a) *Scala quinary* (fig. 3 b).

I principi di funzionamento sono già stati descritti in dettaglio precedentemente, ci si limita pertanto ad un breve cenno illustrativo della realizzazione riportata in figura 3 b.

La scala quinary è costituita dai cinque commutatori di corrente ($T_{R3}, T_{R4}; T_{R5}, T_{R6}; T_{R7}, T_{R8}; T_{R9}, T_{R10}; T_{R11}, T_{R12}$) disposti ad anello. La corrente fluente attraverso le resistenze $R_{26} \div R_{30}$ (2,7 k Ω) di 9 mA, alimenta ciascuna coppia di transistori costituenti il commutatore, e costituisce la corrente indicata con i_E in figura 1.

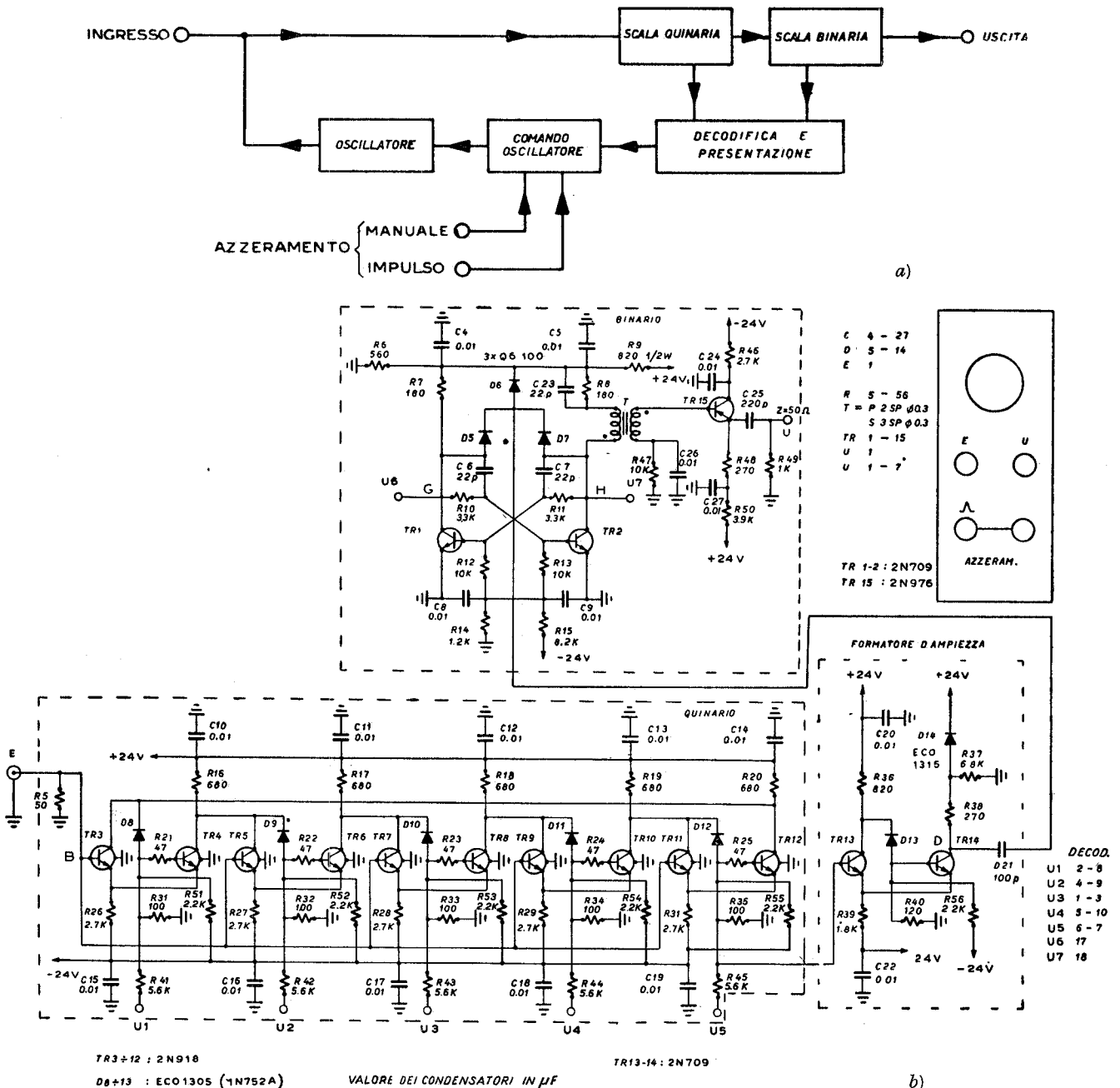


Fig. 3. — a) schema a blocchi del demoltiplicatore; b) schema circuitale del contatore decimale.

è del tipo qui-binario ossia il conteggio della scala quinary è presentato come 0-4 o 5-9 secondo lo stato del bistabile della scala binaria.

La realizzazione su circuito stampato è mostrata in fig. 4

Le resistenze $R_{16} \div R_{30}$ (1 k Ω) sono collegate ciascuna ai collettori dei transistori di uscita dei commutatori ($T_{R6}, T_{R4}, T_{R8}, T_{R10}, T_{R12}$), ed ai collettori dei transistori d'ingresso ($T_{R5}, T_{R7}, T_{R9}, T_{R11}, T_{R3}$) ed ai diodi zener

($D_9, D_{10}, D_{11}, D_{12}, D_8$) dei commutatori successivi; attraverso tali resistenze scorre una corrente $i_1 \sim 20$ mA.

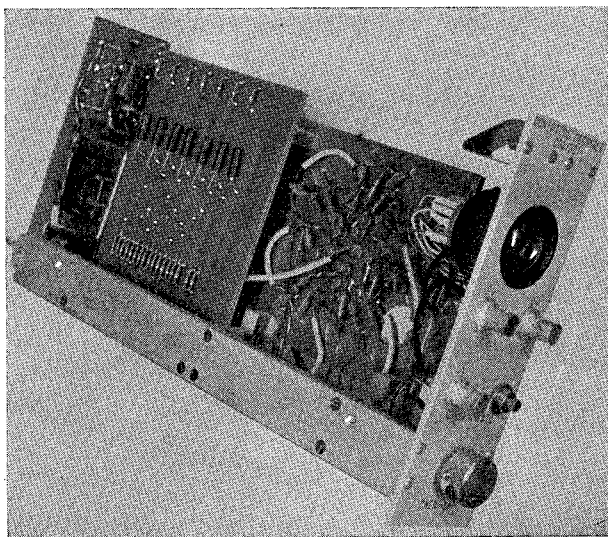


Fig. 4. — Vista di una realizzazione su circuito stampato del demoltiplicatore.

Con i valori nominali indicati dei componenti risulta, applicando le formule del paragrafo II a, per $R_b i_b$:

	Stato 1	Stato 2	Stato 3
$R_b i_b$	- 0,9 V	0	+ 1,1 V
i_b	2 mA	11 mA	20 mA

La lieve disuguaglianza nei due salti di tensione nasce dalla necessità di mantenere in conduzione (2 mA) lo zener nello stato 1. Tali valori risultano in accordo (tenuto conto delle tolleranze dei componenti e della resistenza interna del diodo zener) con i valori misurati (fig. 2 d).

L'impulso d'ingresso è applicato alle basi dei transistori $T_{R3}, T_{R5}, T_{R7}, T_{R9}, T_{R11}$. La resistenza R_5 di 50 Ω tra tali basi e massa, serve ad adattare il cavo in ingresso. Tale resistenza può essere variata fino a 125 Ω senza con ciò alterare in alcun modo le condizioni di funzionamento e di polarizzazione del circuito. In tale resistenza, essendo $V_B = 0$, non scorre alcuna corrente di polarizzazione; inoltre, l'impedenza dinamica relativamente elevata, fra le basi in parallelo e massa, fa sì che l'impedenza di ingresso sia essenzialmente quella di R_5 . Con montaggi

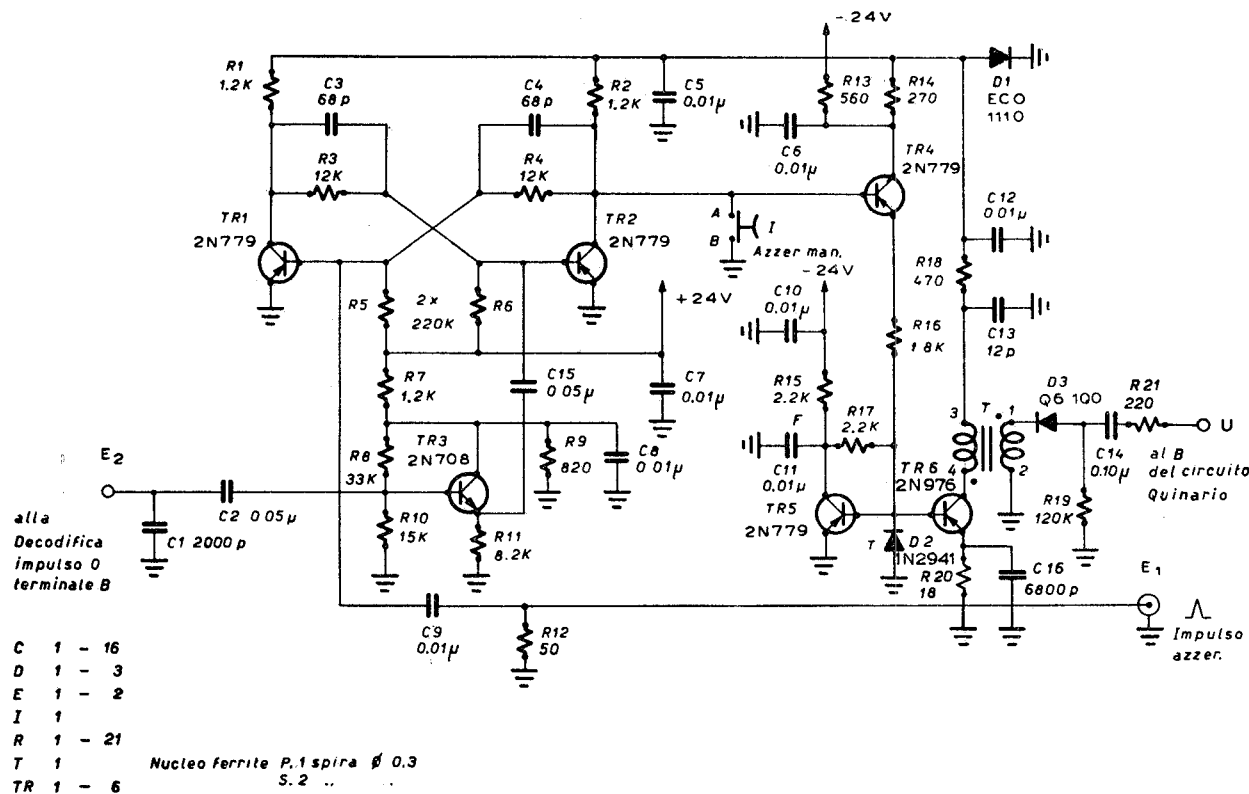


Fig. 5. — Circuito di azzeramento.

Le resistenze $R_{31} \div R_{35}$ che non trovano corrispondenza in alcuno dei componenti costituenti il circuito di fig. 1, hanno il solo scopo di traslare verso il basso le variazioni di tensione ai capi delle R_b ($R_{31} \div R_{35}$), in modo che risulti $V_B = 0$ V, con V_B che soddisfa la condizione 7 a. In una realizzazione per impulsi positivi, negativi e sinusoidi, tali resistenze possono far capo ad un commutatore che le connette con dei livelli di tensione di valore tale da poter soddisfare la condizione 7 a, 7 b oppure 8 e poter funzionare nei tre regimi considerati.

non particolarmente curati sono state misurate, con $R_5 = 125 \Omega$, riflessioni in ingresso inferiori al $\sim 10\%$, con impulsi di 4 ns di durata.

L'uscita della scala quinario, prelevata ai capi di R_{35} , è applicata ad un circuito formatore costituito dai transistori T_{R13} e T_{R14} .

La tensione ai capi di T_{R14} differenziata fa commutare il circuito bistabile T_{R1}, T_{R3} .

Dall'emettitore di T_{R15} in U, viene infine prelevata l'uscita del demoltiplicatore.

b) Descrizione dei circuiti ausiliari.

1) Circuito di azzeramento (fig. 5).

Il circuito di azzeramento si compone di un bistabile (T_{R1} e T_{R2}) e di un oscillatore a diodo tunnel (D_2 , T_{R5}).

In condizioni di riposo T_{R2} è interdetto, T_{R1} conduce una corrente maggiore di quella di picco del diodo tunnel che pertanto è polarizzato nello stato alto.

Il circuito di azzeramento, manuale o impulsivo, commuta il bistabile, per cui T_{R1} cessa di condurre; il diodo tunnel commuta verso lo stato basso interdicendo T_{R1} ; il potenziale del punto F tende a diminuire con costante di tempo determinata da $R_{15} \parallel R_{17} \cdot C$; la diminuzione del potenziale di F provoca un aumento della corrente attraverso R_{17} ; allorchè tale corrente supera la corrente

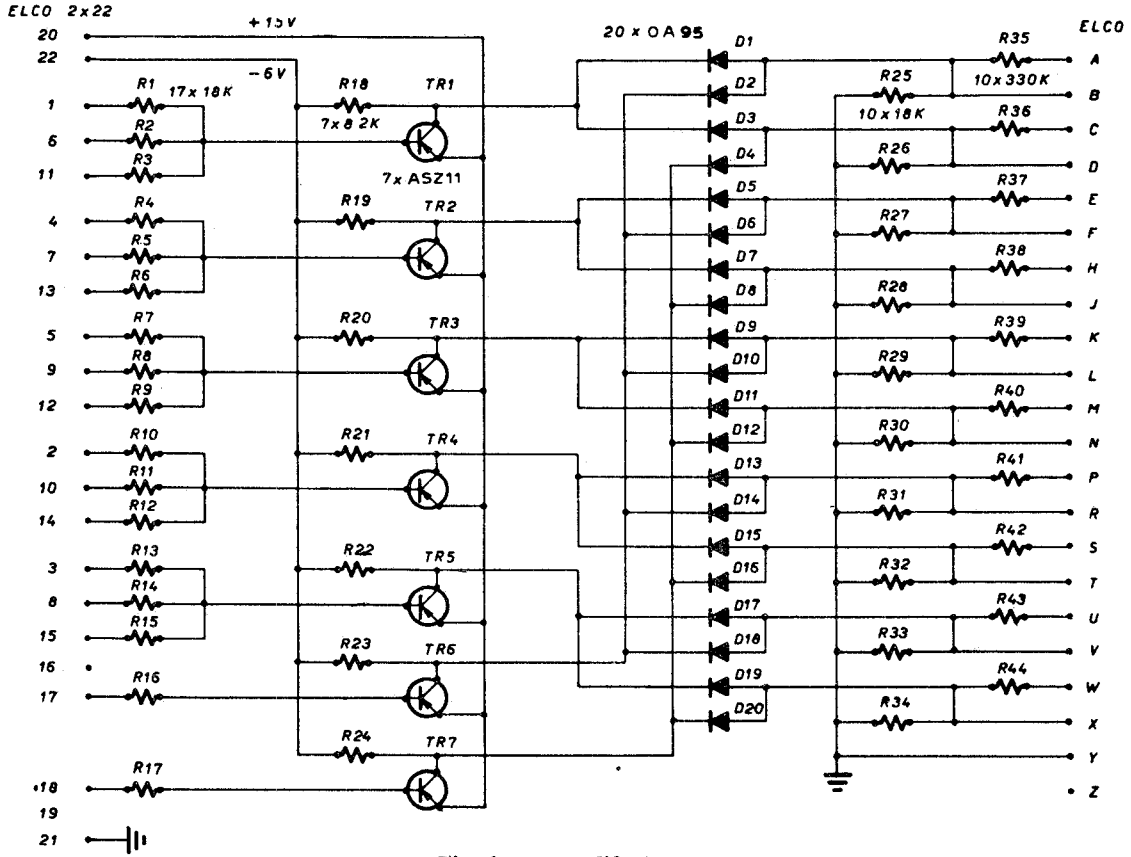


Fig. 6. — Decodificatore.

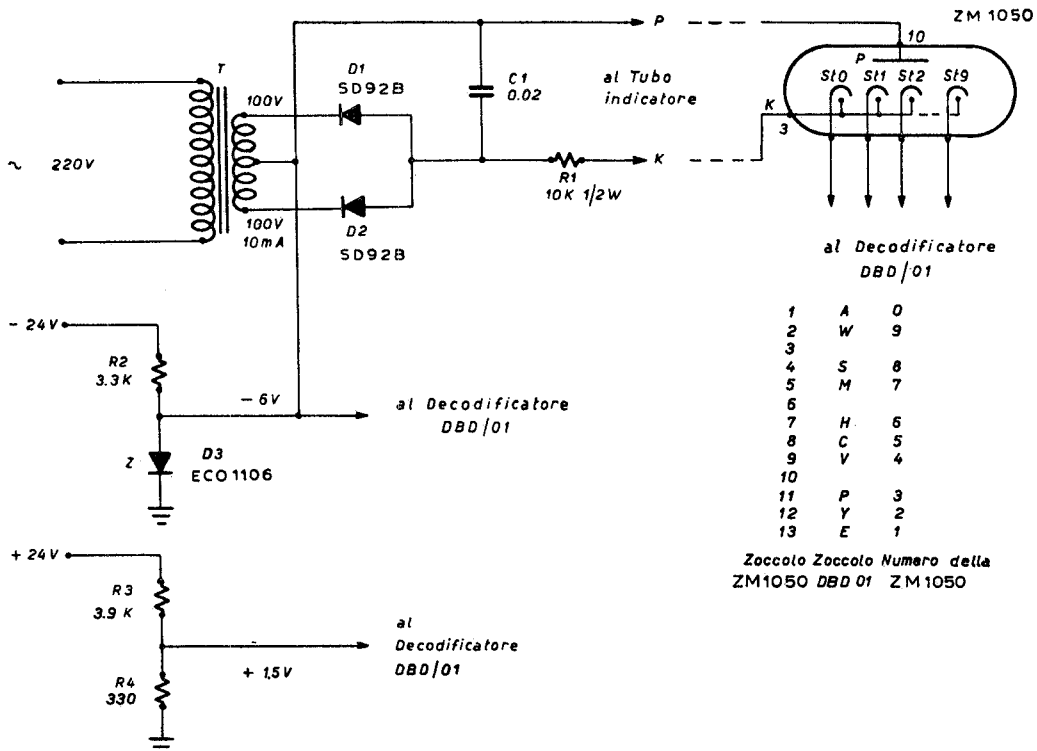


Fig. 7. — Alimentazione.

APPENDICE

di picco del diodo tunnel D_2 questo commuta verso lo stato alto portando in conduzione il T_{R5} e facendo di nuovo aumentare il potenziale in F . Tale aumento provoca la diminuzione della corrente in R_{17} fino ad un valore inferiore a quello di valle del diodo tunnel, facendo commutare il diodo verso il suo stato basso e ricominciando il ciclo.

Tali oscillazioni a rilassamento sono amplificate da T_{R6} , differenziate dal trasformatore T ed i picchi negativi inviati all'ingresso della scala quinaria.

Allorchè per effetto di tali impulsi la scala è ritornata al valore zero del conteggio il punto B del circuito di decodifica (fig. 6) normalmente a tensione negativa, passa al potenziale di massa per l'apertura dei due diodi in esso concorrenti; ciò dà luogo ad un impulso positivo che tramite T_{R7} riporta T_{R1} in conduzione e blocca l'oscillatore.

La scala è così azzerata.

2) Circuito di decodifica (fig. 6).

I livelli presenti nei punti $U_1 \div U_7$ (fig. 3 b) sono applicati due a due alle resistenze $R_1 \div R_{15}$ (fig. 6) come indicato in fig. 3 b. Tenendo presente la fig. 2 a si può constatare che vi è solo una coppia di livelli per cifra. Ad esempio, U_1 è connesso con i punti 2 e 8 del circuito di decodifica cioè con le resistenze R_{10} e R_{14} ; U_2 è connesso ad R_4 e R_8 ; e così via, come indicato in fig. 2 b. Le resistenze $R_{41} \div R_{45}$ (fig. 3 b) sono inserite al fine di ridurre l'influenza delle capacità dei fili provenienti dal circuito di presentazione.

Le resistenze $R_3, R_6, R_9, R_{12}, R_{15}$ non sono collegate poichè il circuito di decodifica adottato è di tipo unificato e prevede in ingresso anche coincidenze triple oltrechè doppie come nel caso presente.

I transistori $T_{R1} \div T_{R5}$ sono normalmente interdetti e la presenza di due livelli bassi ai capi delle due resistenze di due livelli bassi U_3 e U_5 porta all'interdizione T_{R0} . Vi è però una incertezza poichè tale coincidenza può rappresentare sia lo 0 sia il 5. L'incertezza è limitata dalle successive coincidenze a diodi comandate dai transistori T_{R6} e T_{R7} a loro volta pilotati dal bistabile della scala binaria. I diodi, normalmente in conduzione sono interdetti e la tensione nei punti $B, D, F, H, K, N, R, T, V$ e X passa da un valore di -6 V a zero, determinando l'illuminazione del corrispondente numero sullo stesso indicatore ZM 1050.

I punti $A, C, E, J, L, M, P, S, V$ e W sono collegati al circuito di presentazione.

3) Presentazione del contenuto (fig. 7).

La presentazione avviene a mezzo del tubo indicatore Philips ZM 1050.

Gli elettrodi $S_{10}, S_{11}, \dots, S_{19}$ (fig. 7) controllano l'innescò di una scarica che illumina il numero corrispondente. Tali elettrodi sono polarizzati a -6 V salvo quello il cui numero è illuminato che è polarizzato a 0 V.

I punti $A, C, E, J, L, M, P, S, V$ e W del circuito di decodifica sono collegati agli elettrodi del tubo ZM 1050 e rispettivamente a $S_{11}, S_{16}, S_{12}, S_{17}, S_{13}, S_{18}, S_{14}, S_{19}, S_{15}$ e S_{10} .

In fig. 7 è anche illustrata l'alimentazione del tubo ZM 1050 e degli altri circuiti del contatore decimale.

RINGRAZIAMENTI.

Gli autori desiderano ringraziare i Dott.ri B. Bertolucci e M. Coli per la collaborazione prestata, ed il prof. E. Gatti per i suggerimenti nella stesura del presente lavoro.

Il funzionamento della scala quinaria è legato alla possibilità di soddisfare la condizione $V_1 > V_2$. Ciò è realizzabile sfruttando la isteresi nel circuito commutatore. Non è il caso qui di dare una descrizione dettagliata del ben noto fenomeno dell'isteresi in un circuito Schmidt (vedi ad es. bibl. 7), si desidera soltanto dare in forma semplificata ma sufficientemente approssimata una espressione per il calcolo di V_1 e V_2 .

Dalla fig. 1 sommando le cadute di potenziale nelle maglie fra le basi di T_{R1} e T_{R2} risulta:

$$(A.1) \quad V_{eb1} + R_b i_b = V + V_{eb2}$$

ove $V = e + V_B$ è la d.d.p. fra la base di T_{R1} , e massa, e $V_{be} = V_{BE} - V_\gamma$; V_{BE} è la tensione tra la base e l'emettitore necessaria a far scorrere la corrente I_E nel collettore, V_γ è la tensione fra la base e l'emettitore necessaria a far scorrere $0,01 I_E$. Per i transistori usati (al silicio) risulta $V_{BE} - V_\gamma \sim 0,2$ V a temperatura ambiente.

Dalla (A.1) si può ricavare:

$$(A.2) \quad V = R_b I_b^i + \left(\frac{A_V}{1 - A_V} \right) \frac{I_{c2}}{g_m} + V_{eb1} - V_{eb2}$$

in cui A_V è l'amplificazione (in regime lineare) di tensione tra la base di T_{R1} e la base di T_{R2} ad anello aperto, e $g_m = (\partial i_c / \partial v_{be})_{V_c}$ è la trasconduttanza mutua del transistore in zona attiva [8]. Dalla (A.2) risulta che aumentando i_{c2} , V diminuisce; quest'ultima raggiunge un minimo allorchè $i_{E2} = I_E$. Si ha perciò ($|A| \ll 1$)

$$V_1 = R_b I_b^i + V_{eb1} - V_{eb2}$$

$$V_2 = V_1 - \frac{I_E}{g_m}$$

Si può approssimare g_m con

$$g_m \simeq \frac{I_E}{V_{BE} - V_\gamma}$$

Risulta pertanto

$$V_2 = V_1 - (V_{FE} - V_\gamma)$$

Supponendo i transistori T_{R1} e T_{R2} uguali si ottiene:

$$(A.3) \quad V_1 - V_2 \sim 0,2 \text{ V.}$$

Tale differenza può ritenersi abbastanza costante, non così i valori di V_1 e V_2 . Infatti il termine $V_{eb1} - V_{eb2}$ non è in genere diverso da zero e varia da un commutatore all'altro. In pratica si è trovato che di ciò si può tener conto assumendo $V_{eb1} - V_{eb2} \simeq \pm 0,05$ Volt.

In conclusione supponendo che il commutatore sia nello stato intermedio 2 a (T_{R1} interdetto e T_{R2} conduttore) la tensione che bisogna applicare in B per rendere conduttore T_{R1} e di conseguenza interdire T_{R2} è, dalla (8.a):

$$(A.4) \quad e_1 \geq V_{eb1} - V_{eb2}$$

Se il commutatore si trova nello stato 2 b (T_{R1} con-

duttore, T_{R2} interdetto) la tensione $|e_2|$ per interdire T_{R1} è, dalla (8.b):

$$(A.5) \quad |e_2| \cong V_{eb1} - V_{eb2} - \frac{I_E}{g_m}.$$

Nella realizzazione oggetto della presente nota, si ha dalla 7 a, tenuto conto della incertezza sul valore di $V_{eb1} - V_{eb2}$, che:

$$|E_1| \sim 0,25 \text{ V}.$$

Il valore misurato, fig. 2 e:

$$|E_1| \sim 0,3 \text{ V}.$$

La discrepanza che si nota nella stessa fig. 2 e, fra il valor massimo degli impulsi misurato, $\sim 0,7 \text{ V}$, e quello calcolato con la 9 a è dovuto principalmente alla tolleranza (5%) sui valori nominali degli zener.

Manoscritto pervenuto in prima stesura il 5 luglio 1965.

BIBLIOGRAFIA

- [1] N. ABBATTISTA, V. I. PLANTAMURA and M. COLI: « Nuclear Instr. and Meth. », 37, 323 (1965).
- [2] F. PANDARESE: « IEE Trans. », N.S. 11, 16 (1964).
- [3] RCA Tech. proposal DS 105-915-110 (1963).
- [4] V. RADEKA: « Brookhaven Nat. Lab. Rep. », 7470 (1963).
- [5] V. RADEKA: « Nuclear Instr. and Meth. », 22, 153 (1963).
- [6] E. ENGELMANN: « Electronics », 36, n. 46, 34 (1963).
- [7] MILLMAN, TAUB: *Pulse digital and switching wave-forms.* - McGraw-Hill, 1965.
- [8] W. M. DE MATTEIS: « Philco Appl. Lab. Rep. », 760 (1962).